

<<EDA技术实用教程>>

图书基本信息

书名：<<EDA技术实用教程>>

13位ISBN编号：9787030276797

10位ISBN编号：7030276795

出版时间：2010-6

出版时间：科学出版社

作者：潘松、黄继业

页数：415

版权说明：本站所提供下载的PDF图书仅提供预览和简介，请支持正版图书。

更多资源请访问：<http://www.tushu007.com>

<<EDA技术实用教程>>

前言

为了适应EDA技术在高新技术行业的需求和高校教学的要求，突出EDA技术的实用性，以及面向工程实际的特点和学生自主创新能力的培养，作者力图将EDA技术最新的发展成果、现代电子设计最前沿的理论和国际业界普遍接受和认可的EDA公司新近推出的EDA软硬件开发平台的实用方法，通过本书合理的综合和萃取，奉献给读者。

本书所有的理论阐述和实践精解，包括示例和实验所基于的EDA软硬件平台分别是QuartusII9.x、Synplify、ModelSim、SOPC Builder等和Cyclone III系列FPGA；硬件描述语言是VHDL。

此外，考虑到Verilog语言的用户覆盖率快速上升的趋势以及高校：EDA课程对于选用Verilog作为主要HDL教学内容的需求不断增加的现状，由科学出版社出版了本书的姐妹篇：《EDA技术实用教程——Verilog HDL版》。

随着EDA技术的发展和应用领域的扩大，EDA技术在电子信息、通信、自动控制及计算机应用等领域的重要性日益突出。

同时，随着技术市场与人才市场对EDA技术需求的不断提高，产品的市场效率和技术要求也必然会反映到教学和科研领域中来。

以最近的十届全国大学生电子设计竞赛为例，涉及EDA技术的赛题从未缺席过。

对诸如斯坦福大学、麻省理工学院等美国一些著名院校的电子与计算机实验室建设情况的调研表明，其EDA技术的教学与实践的内容也十分密集；在其本科和研究生教学中有两个明显的特点：其一，各专业中EDA教学实验课程的普及率和渗透率极高；其二，几乎所有实验项目都部分或全部地融入了EDA技术，其中包括数字电路、计算机组成与设计、计算机接口技术、数字通信技术、嵌入式系统、DSP等实验内容，并且更多地注重创新性实验。

这显然是科技发展和市场需求双重影响下自然产生的结果。

在业界，目前似乎有三个关键词与大学生的就业和发展关系密切，这就是数字技术、创新精神和实践能力。

近年来，我国大学生特别是本科生就业形势一直难有起色，其中自有诸多因素。

但有一点值得关注，即高职高专类学生和研究生的就业情况都好于本科生。

其中原因十分明显，也值得深究：即社会就业市场更青睐有实践能力的人才。

<<EDA技术实用教程>>

内容概要

《EDA技术实用教程：VHDL版（第4版）》根据课堂教学和实验操作的要求，以提高实际工程设计能为目的，深入浅出地对EDA技术、VHDL硬件描述语言、FPGA开发用及相关知识作了系统和完整的介绍，读者通过学习《EDA技术实用教程：VHDL版（第4版）》并完推荐的实验，能初步了解和掌握EDA的基本内容及实用技术。

全包括EDA的基本知识、常用EDA工具的使用方法和目标器件的结原理、以情景导向形式和实例为主的方法介绍的多种不同的设输入方法、对VHDL的设计优化以及基于EDA技术的典型设计项目各章都安排了习题和针对性较强的实验与设计项目。书中列举大部分VHDL设计实例和实验示例实现的EDA工具平台是Quartus9.0，硬件平台是Cyclone 系列FPGA，并在EDA实验系统上通过硬件测试。

《EDA技术实用教程：VHDL版（第4版）》可作为高等院校电子工程、通信、工业自动化计算机应用技术、电子对抗、仪器仪表、数字信号或图像处理学科的本科生或研究生的电子设计、EDA技术和VHDL硬件描述语的教材及实验指导书，同时也可作为相关专业技术人员的自学考书。

<<EDA技术实用教程>>

书籍目录

第1章 概述1.1 EDA技术及其发展1.2 EDA技术实现目标1.3 硬件描述语言1.4 HDL综合1.5 基于HDL的自顶向下设计方法1.6 EDA技术的优势1.7 EDA设计流程1.7.1 设计输入（原理图 / HDL文本编辑）1.7.2 综合1.7.3 适配1.7.4 时序仿真与功能仿真1.7.5 编程下载1.7.6 硬件测试1.8 ASIC及其设计流程1.8.1 ASIC设计简介1.8.2 ASIC设计一般流程简述1.9 常用EDA工具1.9.1 设计输入编辑器1.9.2 HDL综合器1.9.3 仿真器1.9.4 适配器1.9.5 下载器1.10 Quartus II简介1.11 IP核1.12 EDA技术发展趋势习题第2章 FPGA / CPLD结构原理2.1 概述2.1.1 PLD的发展历程2.1.2 PLD分类2.2 简单PLD结构原理2.2.1 逻辑元件符号表示2.2.2 PROM结构原理2.2.3 PLA结构原理2.2.4 PAL结构原理2.2.5 GAL结构原理2.3 CPLD的结构及其工作原理2.4 FPGA的结构及其工作原理2.4.1 查找表逻辑结构2.4.2 Cyclone III系列器件的结构与原理2.5 硬件测试2.5.1 内部逻辑测试2.5.2 FIAG边界扫描测试2.5.3 嵌入式逻辑分析仪2.6 PLD产品概述2.6.1 Lattice公司的PLD器件2.6.2 Xilinx公司的PLD器件2.6.3 Altera公司的PLD器件2.6.4 Actel公司的PLD器件2.6.5 Altera的FPGA配置方式2.7 CPLD / FPGA的编程与配置2.7.1 CPLD在系统编程2.7.2 FPGA配置方式2.7.3 FPGA专用配置器件2.7.4 使用单片机配置FPGA2.7.5 使用CPLD配置FPGA习题第3章 VHDL设计初步3.1 组合电路的VHDL描述3.1.1 2选1多路选择器及其VHDL描述3.1.2 2选1多路选择器及其VHDL描述3.1.3 2选1多路选择器及其VHDL描述3.1.4 半加器及其VHDL的描述3.1.5 1位二进制全加器及其VHDL描述3.1.6 VHDL例化语句3.2 基本时序电路的VHDL描述3.2.1 D触发器的VHDL描述3.2.2 VHDL实现时序电路的不同表述3.2.3 异步时序电路设计3.3 计数器的VHDL设计3.3.1 4位二进制加法计数器设计3.3.2 整数类型3.3.3 计数器的其他VHDL表达方式3.4 实用计数器的VHDL设计习题第4章 Quartus II应用向导4.1 基本设计流程4.1.1 建立工作库文件夹和编辑设计文件4.1.2 创建工程4.1.3 编译前设置4.1.4 全程编译4.1.5 时序仿真4.1.6 应用RTL电路图观察器4.2 引脚设置与硬件验证4.2.1 引脚锁定4.2.2 编译文件下载4.2.3 AS模式编程4.2.4 JTAG间接模式编程配置器件4.2.5 USB-Blaster编程配置器件使用方法4.2.6 其他的锁定引脚方法4.3 嵌入式逻辑分析仪使用方法4.4 编辑Signal Tap II的触发信号4.5 原理图输入设计方法4.5.1 层次化设计流程4.5.2 应用宏模块的多层次原理图设计4.5.3 74系列宏模块逻辑功能真值表查询4.6 keep属性应用4.7 Signal Probe使用方法4.8 Settings设置4.9 适配器Fitter设置4.10 HDL版本设置及Analysis & Synthesis功能4.11 Chip Planner应用4.11.1 Chip Planner应用实例4.11.2 Chip Planner功能说明4.11.3 利用Change Manager检测底层逻辑4.12 Synplify Pro的应用及其与Quartus II接口4.12.1 Synplify Pro设计指南4.12.2 Synplify Pro与Quartus II的接口方法习题实验与设计4-1 设计含异步清零和同步加载与时钟使能的计数器4-4 4选1多路选择器设计实验4-3 用文本和原理图输入法设计8位全加器4-4 十六进制7段数码显示译码器设计4-5 原理图输入法设计8位十进制显示的频率计4-6 数码扫描显示电路设计第5章 VHDL设计进阶5.1 数据对象5.1.1 常数5.1.2 变量5.1.3 信号5.1.4 进程中的信号赋值与变量赋值5.2 VHDL设计实例及其语法内涵5.2.1 含同步并行预置功能的8位移位寄存器设计5.2.2 移位模式可控的8位移位寄存器设计5.2.3 位矢中‘1’码个数统计电路设计5.2.4 三态门设计5.2.5 双向端口的的设计方法5.2.6 三态总线电路设计5.2.7 双边沿触发时序电路设计讨论5.3 顺序语句归纳5.3.1 进程语句格式5.3.2 进程结构组成5.3.3 进程要点5.4 并行赋值语句讨论5.5 IF语句概述5.6 半整数与奇数分频电路设计5.7 仿真延时5.7.1 固有延时5.7.2 传输延时5.7.3 仿真65.8 VHDL的RTL表述5.8.1 行为描述5.8.2 数据流描述5.8.3 结构描述习题实验与设计5-1 半整数与奇数分频器设计5-2 简易分频器设计5-3 VGA彩条信号显示控制电路设计.....第6章 宏功能模块与IP应用第7章 VHDL有限状态机设计第8章 系统优化和时序分析第9章 VHDL结构与要素第10章 VHDL基本语句第11章 系统仿真附录主要参考文献

章节摘录

插图：传统的电子设计技术通常是自底向上的，即首先确定构成系统的最底层的电路模块或元件的结构和功能，然后根据主系统的功能要求，将它们组合成更大的功能块，使它们的结构和功能满足高层系统的要求。

并以此流程，逐步向上递推，直至完成整个目标系统的设计。

例如，对于一般电子系统的设计，使用自底向上的设计方法，必须首先决定使用的器件类别和规格，如74系列的器件、某种RAM和ROM、某类CPU或单片机以及某些专用功能芯片等；然后是构成多个功能模块，如数据采集控制模块、信号处理模块、数据交换和接口模块等，直至最后利用它们完成整个系统的设计。

对于ASIC设计，则是根据系统的功能要求，首先从绘制硅片版图开始，逐级向上完成版图级、门级、RTL级、行为级、功能级，直至系统级的设计。

在这个过程中，任何一级发生问题，通常都不得不返工重来。

自底向上的设计方法的特点是必须首先关注并致力于解决系统最底层硬件的可获得性，以及它们的功能特性方面的诸多细节问题；在整个逐级设计和测试过程中，始终必须顾及具体目标器件的技术细节

。在这个设计过程中的任一时刻，最底层目标器件的更换，或某些技术参数不满足总体要求，或缺货，或由于市场竞争的变化，临时提出降低系统成本，提高运行速度等不可预测的外部因素，都可能使前面的工作前功尽弃，工作又得重新开始。

由此可见，多数情况下，自底向上的设计方法是一种低效、低可靠性、费时费力、且成本高昂的设计方案。

在电子设计领域，自顶向下的设计方法只有在EDA技术得到快速发展和成熟应用的今天才成为可能。

自顶向下设计方法的有效应用必须基于功能强大的EDA工具，具备集系统描述、行为描述和结构描述功能为一体的硬件描述语言HDL以及先进的ASIC制造工艺和FPGA开发技术。

当今，自顶向下的设计方法已经是EDA技术的首选设计方法，是ASIC或FPGA开发的主要设计手段。

<<EDA技术实用教程>>

编辑推荐

《EDA技术实用教程:VHDL版(第4版)》：讲技术，授技能，求职就业的帮手，布情景，述过程，教学改革的高手，举示例，重实践，能力培养的强手。

《EDA技术实用教程:VHDL版(第4版)》特点：完整的知识结构，灵活的学时安排，注重创新能力的培养。

基于情景导向和工作过程的教学模式，使读者快速入门。

丰富的示例与习题，大量的实验与设计项目，立体化的配套教学资源。

<<EDA技术实用教程>>

版权说明

本站所提供下载的PDF图书仅提供预览和简介，请支持正版图书。

更多资源请访问:<http://www.tushu007.com>