第一图书网, tushu007.com

<<计算机组成原理>>

图书基本信息

书名：<<计算机组成原理>>

13位ISBN编号：9787030369642

10位ISBN编号：7030369645

出版时间：2013-3

出版时间：科学出版社

版权说明：本站所提供下载的PDF图书仅提供预览和简介，请支持正版图书。

更多资源请访问：http://www.tushu007.com

内容概要

作者简介

白中英，北京邮电大学计算机学院二级教授、博士生导师。
研究方向：计算机体系结构、网络安全。
在工程和科学研究中，先后主持完成国家863项目、国家自然科学基金项目4项，省部级项目6项。
1项成果获全国科学大会重大成果奖，1项成果获国家科技进步奖，5项成果获部级科技进步一、二等奖，3项成果获国家发明专利。
在教育和教学研究中，《计算机组成原理教程》获国家级优秀教材特等奖，4项成果获国家级教学成果奖。
2003年首届北京市“教学名师奖”，2008年“国家级优秀教学团队”。
出版著作15部，发表学术论文60余篇。
指导博士、硕士研究生50余人。
戴志涛，北京邮电大学计算机学院教授。
在高校从事教学和科研工作二十余年。
先后主讲“计算机组成原理”、“嵌入式系统”、“可编程逻辑与可编程片上系统”等本科和研究生课程。
2008年国家级优秀教学团队成员，“计算机组成原理”国家级精品课程主讲教师。
2005年获国家级教学成果二等奖，2004年、2008年和2012年获北京市教学成果奖。
编著教材十余本，1本教材获国家级精品教材奖。
从事嵌入式系统、高性能并行计算、可重构计算等领域的研究工作，并与多家国内外企事业单位合作从事通信设备。
嵌入式应用系统和军工及航天领域软硬件开发。
获国家级和省部级科技奖励2次，获得国家专利5项。

书籍目录

第五版前言 第1章计算机系统概论 1.1计算机的分类 1.2计算机的发展简史 1.2.1计算机的五代变化 1.2.2半导体存储器的发展 1.2.3微处理器的发展 1.2.4计算机的性能指标 1.3计算机的硬件 1.3.1硬件组成要素 1.3.2运算器 1.3.3存储器 1.3.4控制器 1.3.5适配器与输入输出设备 1.4计算机的软件 1.4.1软件的组成与分类 1.4.2软件的发展演变 1.5计算机系统的层次结构 1.5.1多级组成的计算机系统 1.5.2软件与硬件的逻辑等价性 本章小结 习题 第2章运算方法和运算器 2.1数据与文字的表示方法 2.1.1数据格式 2.1.2数的机器码表示 2.1.3字符与字符串的表示方法 2.1.4汉字的表示方法 2.1.5校验码 2.2定点加法、减法运算 2.2.1补码加法 2.2.2补码减法 2.2.3溢出概念与检测方法 2.2.4基本的二进制加法减法器 2.3定点乘法运算 2.3.1原码并行乘法 2.3.2直接补码并行乘法 2.4定点除法运算 2.4.1原码除法算法原理 2.4.2并行除法器 2.5定点运算器的组成 2.5.1逻辑运算 2.5.2多功能算术逻辑运算单元（ALU） 2.5.3内部总线 2.5.4定点运算器的基本结构 2.6浮点运算方法和浮点运算器 2.6.1浮点加法、减法运算 2.6.2浮点乘法、除法运算 2.6.3浮点运算流水线 2.6.4浮点运算器实例 本章小结 习题 第3章多层次的存储器 3.1存储器概述 3.1.1存储器的分类 3.1.2存储器的分级 3.1.3主存储器的技术指标 3.2SRAM存储器 3.2.1基本的静态存储元阵列 3.2.2基本的SRAM逻辑结构 3.2.3读写周期波形图 3.3DRAM存储器 3.3.1DRAM存储元的记忆原理 3.3.2DRAM芯片的逻辑结构 3.3.3读写周期、刷新周期 3.3.4存储器容量的扩充 3.3.5高级的DRAM结构 3.3.6DRAM读写的正确性校验 3.4只读存储器和闪速存储器 3.4.1只读存储器ROM 3.4.2FLASH存储器 3.5并行存储器 3.5.1双端口存储器 3.5.2多模块交叉存储器 3.6cache存储器 3.6.1cache基本原理 3.6.2主存与cache的地址映射 3.6.3替换策略 3.6.4cache的写操作策略 3.6.5Pentium4的cache组织 3.6.6使用多级cache减少缺失损失 3.7虚拟存储器 3.7.1虚拟存储器的基本概念 3.7.2页式虚拟存储器 3.7.3段式虚拟存储器和段页式虚拟存储器 3.7.4虚存的替换算法 3.8奔腾系列机的虚存组织 3.8.1存储器模型 3.8.2虚地址模式 3.8.3分页模式下的地址转换 本章小结 习题 第4章指令系统 4.1指令系统的发展与性能要求 4.1.1指令系统的发展 4.1.2指令系统的性能要求 4.1.3低级语言与硬件结构的关系 4.2指令格式 4.2.1操作码 4.2.2地址码 4.2.3指令字长度 4.2.4指令助记符 4.2.5指令格式举例 4.3操作数类型 4.3.1一般的数据类型 4.3.2Pentium数据类型 4.3.3PowerPC数据类型 4.4指令和数据的寻址方式 4.4.1指令的寻址方式 4.4.2操作数基本寻址方式 4.4.3寻址方式举例 4.5典型指令 4.5.1指令的分类 4.5.2基本指令系统的操作 4.5.3精简指令系统 4.6ARM汇编语言 本章小结 习题 第5章中央处理器 5.1CPU的功能和组成 5.1.1CPU的功能 5.1.2CPU的基本组成 5.1.3CPU中的主要寄存器 5.1.4操作控制器与时序产生器 5.2指令周期 5.2.1指令周期的基本概念 5.2.2MOV指令的指令周期 5.2.3LAD指令的指令周期 5.2.4ADD指令的指令周期 5.2.5STO指令的指令周期 5.2.6JMP指令的指令周期 5.2.7用方框图语言表示指令周期 5.3时序产生器和控制方式 5.3.1时序信号的作用和体制 5.3.2时序信号产生器 5.3.3控制方式 5.4微程序控制器 5.4.1微程序控制原理 5.4.2微程序设计技术 5.5硬连线控制器 5.6流水CPU 5.6.1并行处理技术 5.6.2流水CPU的结构 5.6.3流水线中的主要问题 5.6.4奔腾CPU 5.7RISCCPU 5.7.1RISC机器的特点 5.7.2RISCCPU实例 5.7.3动态流水线调度 ／181 本章小结／182 习题／183 第6章总线系统／185 6.1总线的概念和结构形态／185 6.1.1总线的基本概念／185 6.1.2总线的连接方式／186 6.1.3总线的内部结构／188 6.1.4总线结构实例／189 6.2总线接口／190 6.2.1信息传送方式／190 6.2.2总线接口的基本概念／192 6.3总线的仲裁／194 6.3.1集中式仲裁／194 6.3.2分布式仲裁／196 6.4总线的定时和数据传送模式／196 6.4.1总线的定时／196 6.4.2总线数据传送模式 ／199 6.5 HOST总线和PCI总线／199 6.5.1多总线结构／199 6.5.2 PCI总线信号／201 6.5.3总线周期类型／202 6.5.4总线周期操作／203 6.5.5总线仲裁／204 6.6 InfiniBand标准／204 6.6.1 InfiniBand的体系结构 ／204 6.6.2 InfiniBand的通信协议 ／205 本章小结／207 习题／207 第7章外存与l／o设备／209 7.1外围设备概述／209 7.1.1外围设备的一般功能／209 7.1.2外围设备的分类／209 7.2磁盘存储设备／211 7.2.1磁记录原理／211 7.2.2磁盘的组成和分类／213 7.2.3磁盘驱动器和控制器 ／214 7.2.4磁盘上信息的分布 ／215 7.2.5磁盘存储器的技术指标 ／216 7.3磁盘存储设备的技术发展／218 7.3.1磁盘cache／218 7.3.2磁盘阵列RAID／218 7.3.3可移动存储设备／219 7.4磁带存储设备／220 7.5光盘和磁光盘存储设备／221 7.5.1光盘存储设备／221 7.5.2磁光盘存储设备／222 7.6显示设备／224 7.6.1 显示设备的分类与有关概念／224 7.6.2字符／图形显示器 ／225 7.6.3图像显示设备／226 7.6.4 VESA显示标准／227 7.7输入设备和打印设备／229 7.7.1输入设备／229 7.7.2打印设备／230 本章小结／232 习题／232 第8章输入输出系统／234 8.1外围设备的速度分级与信息交换 方

式／234 8.1.1外围设备的速度分级 ／234 8.1.2信息交换方式／236 8.2程序查询方式／237 8.3程序中断方式／240 8.3.1中断的基本概念／240 8.3.2程序中断方式的基本I／O接口／242 8.3.3单级中断／243 8.3.4多级中断／245 8.3.5中断控制器／248 8.3.6 Pentium中断机制 ／249 8.4 DMA方式／251 8.4.1 DMA的基本概念／251 8.4.2 DMA传送方式／251 8.4.3基本的DMA控制器／253 8.4.4选择型和多路型DMA控制器／255 8.5通道方式／258 8.5.1通道的功能／258 8.5.2通道的类型／260 8.5.3通道结构的发展／261 8.6通用I／O标准接口 ／261 8.6.1并行I／O标准接口Scsl／26l 8.6.2串行I／O标准接口IEEE1394／262 8.6.3 I／O系统设计／265 本章小结／266 习题／267 第9章并行组织与结构／269 9.1体系结构中的并行性／269 9.1.1并行性的概念／269 9.1.2提高并行性的技术途径 ／269 9.1.3单处理机系统中的并行性 ／270 9.1.4多处理机系统中的并行性 ／270 9.1.5并行处理机的体系结构类型／272 9.1.6并行处理机的组织和结构 ／273 9.2多线程与超线程处理机／275 9.2.1从指令级并行到线程级并行／276 9.2.2同时多线程结构／277 9.2.3超线程处理机结构 ／278 9.3多处理机／279 9.3.1多处理机系统的分类 ／279 9.3.2 SMP的基本概念／280 9.3.3 SMP的结构／281 9.4多核处理机／282 9.4.1多核处理机的优势 ／282 9.4.2多核处理机的组织结构 ／283 9.4.3多核处理机的关键技术 ／286 9.5多核处理机实例／293 9.5.1 ARM多核处理机／293 9.5.2英特尔酷睿多核处理机 ／295 9.5.3英特尔至强多核处理机 ／297 9.5.4龙芯多核处理机／298 本章小结／301 习题／301 第10章课程教学实验设计／303 10.1 TEC—8实验系统平台 ／303 10.2 TEC—8实验系统结构和操作／304 10.2.1模型计算机时序信号 ／304 10.2.2模型计算机组成 ／304 10.2.3模型计算机指令系统 ／307 10.2.4开关、按钮、指示灯／308 10.2.5 E2 PROM中微代码的修改／310 10.3运算器组成实验／314 10.4双端口存储器实验／320 10.5数据通路实验／324 10.6微程序控制器实验／329 10.7 CPU组成与机器指令的执行实验／334 10.8中断原理实验／338 第11章课程综合设计／342 11.1硬连线控制器的常规CPU设计／342 11.2含有阵列乘法器的ALU设计／347 附录A《计算机组成原理》（第五版·立体化教材）配套教材与实验设备／350 附录B 2013年计算机组成原理研究生入学统考大纲／351 参考文献／353

章节摘录

版权页： 插图： 完备性完备性是指用汇编语言编写各种程序时，指令系统直接提供的指令足够使用，而不必用软件来实现。
完备性要求指令系统丰富、功能齐全、使用方便。
一台计算机中最基本、必不可少的指令是不多的。
许多指令可用最基本的指令编程来实现。
例如，乘除运算指令、浮点运算指令可直接用硬件来实现，也可用基本指令编写的程序来实现。
采用硬件指令的目的是提高程序执行速度，便于用户编写程序。
有效性有效性是指利用该指令系统所编写的程序能够高效率地运行。
高效率主要表现在程序占据存储空间小、执行速度快。
一般来说，一个功能更强、更完善的指令系统，必定有更好的有效性。
规整性规整性包括指令系统的对称性、匀齐性、指令格式和数据格式的一致性。
对称性是指：在指令系统中所有的寄存器和存储器单元都可同等对待，所有的指令都可使用各种寻址方式；匀齐性是指：一种操作性质的指令可以支持各种数据类型，如算术运算指令可支持字节、字、双字整数的运算，十进制数运算和单、双精度浮点数运算等；指令格式和数据格式的一致性是指：指令长度和数据长度有一定的关系，以方便处理和存取。
例如指令长度和数据长度通常是字节长度的整数倍。
兼容性系列机各机种之间具有相同的基本结构和共同的基本指令集，因而指令系统是兼容的，即各机种上基本软件可以通用。
但由于不同机种推出的时间不同，在结构和性能上有差异，做到所有软件都完全兼容是不可能的，只能做到“ 向上兼容 ”，即低档机上运行的软件可以在高档机上运行。
4.1.3低级语言与硬件结构的关系 计算机的程序，就是人们把需要用计算机解决的问题变换成计算机能够识别的一串指令或语句。
编写程序的过程，称为程序设计，而程序设计所使用的工具则是计算机语言。
计算机语言有高级语言和低级语言之分。
高级语言如C，FORTRAN等，其语句和用法与具体机器的指令系统无关。
低级语言分机器语言（二进制语言）和汇编语言（符号语言），这两种语言都是面向机器的语言，它们和具体机器的指令系统密切相关。
机器语言用指令代码编写程序，而符号语言用指令助记符来编写程序。
表4.1列出了高级语言与低级语言的性能比较。
计算机能够直接识别和执行的唯一语言是二进制机器语言，但是人们用它来编写程序很不方便。
另一方面，人们采用符号语言或高级语言编写程序，虽然对人提供了方便，但是机器却不懂这些语言。
为此，必须借助汇编器（汇编程序）或编译器（编译程序），把符号语言或高级语言翻译成二进制码组成的机器语言。
汇编语言依赖于计算机的硬件结构和指令系统。
不同的机器有不同的指令，所以用汇编语言编写的程序不能在其他类型的机器上运行。

编辑推荐

版权说明

本站所提供下载的PDF图书仅提供预览和简介，请支持正版图书。

更多资源请访问:http://www.tushu007.com