

<<32位微机原理与汇编语言>>

图书基本信息

书名：<<32位微机原理与汇编语言>>

13位ISBN编号：9787040289770

10位ISBN编号：7040289776

出版时间：2010-2

出版时间：高等教育出版社

作者：孙晔

页数：266

版权说明：本站所提供下载的PDF图书仅提供预览和简介，请支持正版图书。

更多资源请访问：<http://www.tushu007.com>

<<32位微机原理与汇编语言>>

内容概要

《32位微机原理与汇编语言》根据从简单和实例入手的原则，由浅入深地讲述了微型计算机的基本组成、数制与码制、微处理器的结构、工作原理与工作过程、指令系统、汇编语言程序设计、半导体存储器、中断、总线技术和微型计算机的输入/输出等内容，力争把复杂的内容讲清楚，便于学生理解和掌握。

<<32位微机原理与汇编语言>>

书籍目录

第1章 微型计算机概述1.1节 概述1.2节 微型计算机系统的组成1.2.1 硬件系统1.2.2 软件系统1.2.3 层次结构1.3节 微型计算机的发展、分类与应用1.3.1 微型计算机发展概况1.3.2 微型计算机的分类与应用1.4节 微处理器的运算速度与字长习题第2章 数制与码制2.1节 进位计数制的应用2.1.1 进位计数制的基本概念2.1.2 计算机中的常用进位制2.1.3 不同进位制之间的转换2.2节 计算机内数值的表示方法2.2.1 无符号定点数表示方法2.2.2 有符号定点数表示方法2.2.3 浮点数表示方法2.3节 运算方法2.3.1 补码定点加减法的运算2.3.2 运算结果溢出的判别方法2.3.3 无符号数的乘法与除法运算2.4节 BCD码与其他字符的编码2.4.1 BCD码2.4.2 ASCII码2.4.3 汉字编码习题第3章 32位CPU工作原理3.1节 CPU的基本结构3.1.1 通用CPU的内部结构3.1.2 80x86 CPU的内部基本结构3.1.3 80x86 CPU的外部基本引脚3.1.4 80x86 CPU的主要逻辑结构3.1.5 嵌入式微处理器3.2节 80x86CPU寄存器组织3.2.1 通用寄存器3.2.2 段寄存器3.2.3 专用寄存器3.2.4 地址寄存器3.2.5 控制寄存器3.2.6 测试寄存器3.2.7 调试寄存器3.2.8 堆栈和堆栈指针3.3节 CPU的工作方式3.3.1 实地址方式3.3.2 虚拟8086方式3.3.3 保护方式3.3.4 3种工作方式的状态转换3.3.5 系统管理方式3.4节 指令流水线操作3.5节 高速缓存3.5.1 高速缓存结构3.5.2 高速缓存的操作3.5.3 高速缓存的清洗3.5.4 二级高速缓存习题第4章 80x86指令系统4.1节 指令和指令系统概述4.1.1 指令系统的发展4.1.2 指令系统的含义4.1.3 指令编码格式4.1.4 指令格式4.2节 主存储器4.2.1 80x86主存储器的特点4.2.2 主存储器的段结构4.2.3 主存储器的页结构4.2.4 逻辑地址与物理地址4.3节 指令系统的寻址方式4.3.1 数据寻址方式4.3.2 程序地址寻址方式4.3.3 堆栈地址寻址方式4.4节 80x86指令系统4.4.1 数据传送指令4.4.2 算术运算指令4.4.3 逻辑运算指令4.4.4 控制转移指令4.4.5 串操作指令4.4.6 输入 / 输出指令4.4.7 处理器控制指令4.4.8 保护方式指令习题第5章 汇编语言程序设计5.1节 概述5.2节 汇编语言语句5.3节 汇编语言数据5.3.1 符号定义语句5.3.2 数据定义语句5.3.3 数据5.3.4 运算符5.4节 伪指令语句5.4.1 简化的段定义伪指令5.4.2 完整段定义伪指令5.4.3 常用伪指令5.5节 顺序程序设计5.6节 分支程序设计5.6.1 简单分支程序5.6.2 复杂分支程序5.7节 循环程序设计5.7.1 单重循环程序5.7.2 多重循环程序5.8节 子程序设计5.8.1 过程定义5.8.2 调用与返回5.8.3 编制子程序的基本要求5.8.4 子程序设计5.9节 汇编语言与高级语言的接口5.9.1 C语言调用协议5.9.2 内存模式和段的约定5.9.3 数据类型与结果返回5.9.4 MASM调用高级语言5.10节 汇编语言程序的开发5.10.1 汇编语言程序上机过程5.10.2 汇编语言程序的开发习题第6章 微型计算机存储器6.1节 存储器的基本概念6.1.1 半导体存储器的分类6.1.2 半导体存储器的性能指标6.1.3 半导体存储器的地址译码原理6.1.4 只读存储器的分类6.2节 微型计算机内存存储器的组成6.2.1 32位存储器的组成与多字节访问6.2.2 存储器的多级结构6.3节 存储容量的扩展6.3.1 存储容量的位扩展6.3.2 存储容量的体扩展6.4节 内存存储器的分段和分页管理的基本思想6.4.1 内存分段的基本思想6.4.2 内存分页的基本思想6.5节 微型计算机存储系统的层次结构习题第7章 中断7.1节 中断与中断控制7.1.1 中断的概念7.1.2 中断源的识别与中断源的判优7.1.3 基本中断控制方式7.2节 可编程中断控制器8259A7.2.1 8259A的内部结构及逻辑功能7.2.2 8259A的外部引脚信号7.2.3 8259A的工作方式7.2.4 8259A的编程及应用举例7.3节 中断向量表7.3.1 中断向量表7.3.2 中断类型7.3.3 中断向量表的建立方法习题第8章 总线技术8.1节 概述8.1.1 总线的基本概念8.1.2 总线的分类8.1.3 总线标准及标准总线的优点8.1.4 总线的数据传输8.1.5 总线的性能指标8.2节 局部总线8.2.1 IBM PC总线结构8.2.2 ISA工业标准总线8.2.3 MCA微通道结构总线8.2.4 EISA扩展的工业标准体系结构总线8.2.5 VL总线8.2.6 PCI总线8.3节 系统总线8.3.1 常用的系统总线简介8.3.2 MUUI bus的功能规范8.3.3 STD总线8.4节 通信总线8.4.1 IEEE 488总线8.4.2 VXI总线8.4.3 SCSI总线8.4.4 IDE总线8.4.5 Centronics总线8.4.6 RS-232C总线8.4.7 RS-423A总线8.4.8 RS-422A总线8.4.9 RS-485总线习题第9章 微型计算机的输入 / 输出9.1节 CPU与外设通信的特点9.1.1 接口的用途9.1.2 UO端口的寻址方式9.1.3 I / O端口地址的形成9.2节 输入 / 输出方式9.2.1 程序控制传送方式9.2.2 中断控制传送方式9.2.3 直接存储器存取方式9.2.4 I / O处理机方式9.3节 CPU与外设通信的接口9.3.1 同步传送方式与接口9.3.2 异步查询方式与接口9.3.3 查询方式应用举例9.4节 DMA传送方式与DMA控制器8237A9.4.1 8237A的基本功能和内部结构9.4.2 8237A的工作方式9.4.3 8237A的寄存器组与编程习题附录 美国标准信息交换码ASCII码表参考文献

<<32位微机原理与汇编语言>>

版权说明

本站所提供下载的PDF图书仅提供预览和简介，请支持正版图书。

更多资源请访问:<http://www.tushu007.com>