

<<数字逻辑>>

图书基本信息

书名：<<数字逻辑>>

13位ISBN编号：9787040319002

10位ISBN编号：7040319004

出版时间：2011-6

出版时间：鲍家元、毛文林、张琴 高等教育出版社 (2011-06出版)

作者：鲍家元 等著

页数：412

版权说明：本站所提供下载的PDF图书仅提供预览和简介，请支持正版图书。

更多资源请访问：<http://www.tushu007.com>

<<数字逻辑>>

内容概要

《数字逻辑（第3版）》是普通高等教育“十一五”国家级规划教材。

《数字逻辑（第3版）》共8章。

第一章、第二章作为数字逻辑的理论基础，讨论数制、编码和逻辑代数基础。

第三章至第六章在小规模集成电路分析和设计的基础上，讨论组合逻辑和时序逻辑技术中的基本概念、基本方法以及工程实践中的文档和工程设计的问题，并以较大篇幅介绍一些常用的、具有代表性的MSI器件原理、设计和应用。

第七章讨论可编程逻辑器件（PLD），以可编程阵列逻辑（PAL）为重点讨论其逻辑结构和应用特点。

第八章介绍系统级逻辑设计的方法及描述工具ASM和MDS，并以数字系统控制器设计为重点，讨论系统设计思想及描述工具的应用。

《数字逻辑（第3版）》可作为计算机、电子工程及应用数字技术等相关专业本科生的教材，也可作为学生进行数字系统设计的参考书。

<<数字逻辑>>

书籍目录

第一章 数制和编码1.1 进位计数制1.2 进位计数制的相互转换1.2.1 多项式替代法1.2.2 基数乘法1.2.3 任意两种进制之间的转换1.2.4 直接转换法1.2.5 数制转换时小数位数的确定1.3 带符号数的代码表示1.3.1 原码1.3.2 反码1.3.3 补码1.3.4 十进制数的补码1.4 带符号数的加、减运算1.5 十进制数的常用代码1.5.1 8421码1.5.2 2421码1.5.3 余3码1.6 可靠性编码1.6.1 格雷码1.6.2 奇偶校验码1.6.3 海明校验码习题第二章 逻辑代数基础2.1 逻辑代数中的几个概念2.2 逻辑代数的基本运算2.2.1 与运算(逻辑乘)2.2.2 或运算(逻辑加)2.2.3 非运算(逻辑非)2.3 逻辑代数的基本定理及规则2.3.1 逻辑代数的基本公理2.3.2 逻辑代数的基本定理2.3.3 逻辑代数的基本规则2.4 逻辑函数的性质2.4.1 复合逻辑2.4.2 逻辑函数的基本表达式2.4.3 逻辑函数的标准形式2.5 逻辑函数的化简2.5.1 代数法化简2.5.2 卡诺图法2.5.3 利用无关项化简函数表达式2.5.4 输入无反变量的函数的化简2.5.5 多输出函数的化简2.5.6 Quine-McCluskey (Q-M) 法习题第三章 组合逻辑电路的分析与设计3.1 逻辑电路设计文档标准3.1.1 框图3.1.2 门的符号标准3.1.3 信号名和有效级3.1.4 引端的有效级3.1.5 引端有效级的变换3.1.6 图面布局及总线3.1.7 时间图3.2 组合电路分析3.2.1 利用表达式和真值表进行电路分析3.2.2 组合电路分析之电路性能评价及电路改进3.3 组合电路设计的一般方法3.3.1 根据逻辑问题的描述写出逻辑表达式3.3.2 逻辑电路的变换3.4 组合电路中的竞争与险象3.4.1 竞争现象3.4.2 险象3.4.3 险象的判别3.4.4 险象的消除3.5 常用MSI组合逻辑器件及其应用3.5.1 译码器3.5.2 编码器3.5.3 三态缓冲器3.5.4 多路选择器3.5.5 奇偶校验电路3.5.6 比较器3.5.7 加法器习题第四章 同步时序电路的分析4.1 时序电路概述4.1.1 时序电路的一般形式4.1.2 时序电路的分类4.1.3 时序电路的描述方法4.2 双稳态元件4.2.1 S-R锁存器4.2.2 /S- /R锁存器4.2.3 带使能端的S-R锁存器4.2.4 D锁存器4.2.5 边沿触发D触发器4.2.6 主从S-R触发器4.2.7 主从J-K触发器4.2.8 边沿触发J-K触发器4.2.9 T触发器4.3 同步时序电路的分析方法4.4 计数器4.4.1 二进制串行计数器4.4.2 二进制同步计数器4.4.3 用跳越的方法实现任意模数的计数器4.4.4 强置位计数器4.4.5 预置位计数器4.4.6 修正式计数器4.4.7 MSI计数器及应用4.5 寄存器4.5.1 并行寄存器4.5.2 移位寄存器4.5.3 MSI寄存器应用举例——数据串、并行的转换4.6 节拍分配器4.6.1 计数型节拍分配器4.6.2 移位型节拍分配器4.6.3 MSI节拍分配器举例习题第五章 同步时序电路的设计5.1 建立原始状态表5.2 状态化简5.2.1 完全给定同步时序电路状态表的化简5.2.2 不完全给定同步时序电路状态表的化简5.3 状态分配5.3.1 状态编码的一般问题5.3.2 相邻状态分配法5.4 选择触发器类型及确定激励函数和输出函数5.4.1 选择触发器类型5.4.2 确定激励函数和输出函数5.5 设计举例习题第六章 异步时序电路的分析与设计.....第七章 可编程逻辑器件(PLD)第八章 数字系统设计附录一 TTL / SSI电路的型号附录二 某些TTL / MSI集成电路产品附录三 某些74LS系列器件引脚图附录四 某些PLD、ROM、RAM器件引脚图参考文献

<<数字逻辑>>

章节摘录

版权页：插图：逻辑电路分成两大类型：组合逻辑电路和时序逻辑电路。

组合逻辑电路的输出仅取决于当时的输入，而与过去的输入情况无关；时序逻辑电路的输出不仅取决于当时的输入，而且也与过去的输入情况有关，也就是说，与过去的电路状态有关。

关于时序逻辑电路的内容将在下一章讨论。

组合逻辑电路中可能有大量的逻辑门，但电路中无反馈回路，即没有从输出端反馈回输入端的信号，而这一特点正好是时序逻辑电路所要求的。

本章将讨论组合逻辑电路的分析和设计。

组合逻辑电路的应用十分广泛，它也是时序逻辑电路的一个重要组成部分。

本章首先介绍逻辑电路设计中的文档标准，以获得在数字系统中规范化的技术“语言”，这对数字系统的分析、设计及技术交流都是非常重要的。

接着介绍组合逻辑电路的分析和设计方法，并讨论在考虑到门电路实际存在的时延情况下出现的竞争和险象问题及其解决方法。

在本章中还将用较大篇幅介绍常用的中规模集成电路MSI（Medium Scale Integration）及其应用的例子。

在当前大、中规模集成电路种类繁多的情况下，数字逻辑设计的重点已不再是刻意追求如何在所设计的电路中减少几个门，而是如何按逻辑功能要求选择合适的器件，如何组成系统、如何提高速度、如何提高可靠性及降低成本。

因此，本章将更多地介绍组合逻辑电路的工程实现问题。

<<数字逻辑>>

编辑推荐

《数字逻辑(第3版)》特色：精炼内容，突出课程的内容特点。

随着高等教育教学改革的发展和计算机技术的不断更新，高等学校计算机专业相关课程设置和内容也在不断调整。《数字逻辑(第3版)》在保持前两版教材特色与风格的基础上，不断修订与完善，精炼内容，力求突出数字逻辑课程的内容特点。

突出实用，注重学生的能力培养。

本版教材不孤立地介绍计算机中的各个功能部件，而是从系统的角度分析其作用、设计方法及在实用小型数字系统设计中所能扮演的角色进一步充实了各种设计范例，突出实用性，注重学生的能力培养。因此，《数字逻辑(第3版)》已不仅是数字逻辑课程的教材，还可作为学生进行数字系统设计的工具书。

版权说明

本站所提供下载的PDF图书仅提供预览和简介，请支持正版图书。

更多资源请访问:<http://www.tushu007.com>