

<<面向CPLD/FPGA的VHDL设计>>

图书基本信息

书名：<<面向CPLD/FPGA的VHDL设计>>

13位ISBN编号：9787111201090

10位ISBN编号：7111201094

出版时间：2007-1

出版时间：机械工业出版社

作者：王开军、姜宇柏

页数：294

字数：471000

版权说明：本站所提供下载的PDF图书仅提供预览和简介，请支持正版图书。

更多资源请访问：<http://www.tushu007.com>

## <<面向CPLD/FPGA的VHDL设计>>

### 内容概要

目前随着对电路功能及性能要求的不断提高，传统的简单集成电路已不能满足设计者的需求，所以在功能要求不断提高的背景下，可编程器件逐渐成为广大硬件工程师所必需的设计器件。

本书通过先对Altem公司的CPLD / FPGA的介绍，使读者对可编程器件有一个深入的了解；然后通过标准VHDL的介绍，并且穿插具体工程的实例，使读者对VHDL有一个准确的掌握，不再对可编程器件感到神秘，而且能够达到轻松上手的目的。

本书内容丰富、全面系统、实用性很强，可以使读者快速全面地掌握vHDL设计的知识。本书既可以作为高等学校相关专业的教材或参考书，同时也可以作为广大硬件电路设计工程师必不可少的工具书或培训教材。

## <<面向CPLD/FPGA的VHDL设计>>

### 书籍目录

丛书序前言第1章 可编程器件及Altera公司可编程器件简介 1.1 可编程逻辑器件简介 1.2 Altera系列器件简介 1.3 如何根据项目选择器件第2章 硬件描述语言简介 2.1 硬件描述语言的由来和发展 2.2 各种硬件描述语言的介绍及特点 2.3 VHDL的基本语法第3章 Altera公司Quartus 介绍 3.1 Quartus 简介 3.2 Quartus 安装及界面介绍第4章 组合逻辑电路设计 4.1 组合逻辑电路概述 4.2 我在第一个项目中遇到的问题 4.3 典型的组合逻辑电路分析 4.4 工程师们的经验第5章 时序逻辑电路的设计 5.1 时序是一切硬件工作的基础 5.2 设计中应考虑的时序问题 5.3 典型的时序逻辑电路分析与描述 5.4 怎样才能避免潜在的危险 5.5 工程师们的经验第6章 有限状态机 6.1 什么是状态机 6.2 有限状态机分类及VHDL描述 6.3 有限状态机的编码 6.4 有限状态机的VHDL设计 6.5 状态机与时序逻辑电路 6.6 典型状态机电路的VHDL描述 6.7 工程师们的经验第7章 典型的VHDL设计解析 7.1 分频电路 7.2 倍频电路 7.3 多位加法器电路 7.4 伪随机序列发生器 7.5 并 / 串转换器 7.6 FIFO存储器 7.7 双向数据转换器 7.8 数字频率计第8章 电路的仿真 8.1 什么是电路的仿真 8.2 ModelSim功能介绍 8.3 怎样写VHDL测试基准 8.4 一个功能仿真实例第9章 基于FPGA / CPLD的VHDL设计经验总结 9.1 养成良好的编程习惯 9.2 怎样优化你的程序 9.3 FPGA / CPLD的设计和优化 9.4 系统级层次式设计参考文献

版权说明

本站所提供下载的PDF图书仅提供预览和简介，请支持正版图书。

更多资源请访问:<http://www.tushu007.com>