

<<Lattice FPGA/CPLD设计>>

图书基本信息

书名：<<Lattice FPGA/CPLD设计>>

13位ISBN编号：9787115244208

10位ISBN编号：7115244200

出版时间：2011-1

出版时间：人民邮电出版社

作者：梁成志 主编，王诚，赵延宾 编著

页数：430

版权说明：本站所提供下载的PDF图书仅提供预览和简介，请支持正版图书。

更多资源请访问：<http://www.tushu007.com>

前言

Both CPLDs (complex programmable logic device) and FPGAs (field programmable gate array) were invented approximately 25 years ago. However, it is only within the past decade that these versatile, reprogrammable logic ICs have become a force to be reckoned with in system design. Where once programmable devices were used primarily for glue logic applications or in the development of prototype designs, today's CPLDs, and particularly FPGAs, have evolved into high-performance low-power chips with advanced IO, memory, DSP blocks, SERDES transceivers and processing resources that make them viable choices for volume production in infrastructure markets such as wireline and wireless. At the same time that programmable logic devices have become less expensive and more capable, ASICs (application-specific integrated circuits) have become prohibitively expensive, and ASSPs (application-specific standard products) too inflexible for product life cycles that often are measured in months. As a result, the use of programmable logic is expanding to applications and within markets (such as consumer) where previously they were not realistic design choices. This is certainly true of the programmable logic devices offered by Lattice Semiconductor, including their PLDs, FPGAs and programmable Power Management and Clock Management mixed signal devices. The ispMACH 4000ZE CPLDs, for example, are being used in portable, handheld device design applications due to their low power consumption and small size. The Lattice MachXO PLD devices are versatile, "all in one" PLDs that are easy and convenient to design with. Lattice's mid-range ECP3 FPGA families are setting new standards for low power and high value in wireless, wireline, display and security and surveillance applications. Complementing Lattice's silicon devices is an extensive ecosystem of design tools, reference designs, IP cores, development kits and evaluation boards.

<<Lattice FPGA/CPLD设计>>

内容概要

本书是由lattice公司技术专家编写、审校而成的国内第一本系统介绍lattice器件及工具软件的书籍，弥补了目前国内没有权威的中文lattice器件和工具软件书的空白(本书为“基础篇”，随后将会编辑出版“高级篇”)。

本书结合作者十多年的工作经验，系统地介绍了fpga/cpld的基本设计方法，lattice主流fpga/cpld的结构与特点，lattice工具软件以及设计流程，lattice器件相关的常用调试手段和技巧，lattice提供的系统解决方案等。

本书配套光盘中收录了isplever starter软件以及书中所有实例的完整工程文件、设计源文件，并提供了部分lattice器件的技术手册，便于读者边学边练，提高实际应用能力。

本书可作为硬件工程师和逻辑工程师的实用工具书，也可以作为高等院校通信工程、电子工程、计算机、微电子与半导体等专业的教材和课外辅导书籍。

<<Lattice FPGA/CPLD设计>>

书籍目录

第1章 fpga/cpld简介	1.1 可编程逻辑设计技术简介	1.1.1 可编程逻辑器件发展简史
1.1.2 可编程逻辑器件的分类	1.2 fpga/cpld的基本结构	1.2.1 fpga的基本结构
1.2.2 cpld的基本结构	1.2.3 fpga和cpld的比较	1.3 fpga/cpld的设计流程
1.4 fpga/cpld的常用开发工具	1.5 下一代可编程逻辑设计技术展望	1.5.1 下一代可编程逻辑器件硬件上的发展趋势
1.5.2 下一代eda软件设计方法发展趋势	1.6 小结	1.7 问题与思考
第2章 lattice可编程逻辑器件的结构和特点	2.1 cpld器件	2.1.1 ispmach 4000 cpld的结构和特点
2.1.2 未来cpld的替代产品machxo	2.1.3 machxo2系列器件	2.2 fpga器件
2.2.1 非易失(non-volatile)xp/xp2系列fpga	2.2.2 高性价比的ecp2m/ecp3系列fpga	2.2.3 即将面世的ecp4系列fpga
2.3 可编程数模混合器件	2.3.1 可编程电源管理芯片的结构和特点	2.3.2 可编程时钟管理芯片的结构和特点
2.4 小结	2.5 问题与思考	第3章 isplever fpga开发流程入门
第4章 isplever fpga开发流程进阶	第5章 lattice常用辅助设计工具	第6章 lattice fpga/cpld的加载配置
第7章 lattice ip开发工具	第8章 第三方eda工具	第9章 lattice系列fpga开发系统

<<Lattice FPGA/CPLD设计>>

章节摘录

插图：

<<Lattice FPGA/CPLD设计>>

编辑推荐

《Lattice FPGA/CPLD设计(基础篇)》：莱迪思半导体公司倾力打造的Lattice FPEGA/CPLD设计类图书

。

<<Lattice FPGA/CPLD设计>>

版权说明

本站所提供下载的PDF图书仅提供预览和简介，请支持正版图书。

更多资源请访问:<http://www.tushu007.com>