

<<基于Quartus 的FPGA/CPLD>>

图书基本信息

书名：<<基于Quartus 的FPGA/CPLD数字系统设计实例>>

13位ISBN编号：9787121040917

10位ISBN编号：7121040913

出版时间：2007-8

出版时间：电子工业

作者：周润景

页数：451

版权说明：本站所提供下载的PDF图书仅提供预览和简介，请支持正版图书。

更多资源请访问：<http://www.tushu007.com>

<<基于Quartus 的FPGA/CPL>>

内容概要

本书介绍了使用Quartus 7.0开发FPGA/CPLD数字系统的开发流程和设计方法，通过实例讲解，介绍了数字电路设计的原理图编辑、文本编辑和混合编辑的方法，并对大型数字系统设计实例进行了解析。

本书还介绍了宏功能模块及IP核的使用方法，DSP Builder与Quartus 结合的使用方法。

本书的讲解深入浅出，实例丰富，图文并茂，系统实用。

本书可作为从事数字系统设计的科研人员的参考书，也可作为高等学校电子类专业的EDA实用教材。

书籍目录

第1章 Altera Quartus II开发流程 1.1 Quartus II软件综述 1.1.1 Quartus II软件的特点及支持的器件
1.1.2 Quartus II软件的集成工具及其功能简介 1.1.3 Quartus II软件的用户界面 1.2 设计输入 1.2.1
设计输入方式 1.2.2 设计方法 1.3 约束输入 1.3.1 使用分配编辑器 (Assignments Editor) 1.3.2
使用引脚规划器 (Pin Planner) 1.3.3 使用Settings对话框 1.4 综合 1.4.1 使用Quartus II软件集成
综合 1.4.2 控制综合 1.4.3 第三方综合工具 1.5 布局布线 1.5.1 设置布局布线参数 1.5.2 反向
标注分配 1.6 仿真 1.6.1 指定仿真器设置 1.6.2 建立矢量源文件 1.6.3 第三方仿真工具 1.7 编
程与配置 1.7.1 建立编程文件 1.7.2 器件编程和配置第2章 Altera Quartus II的使用 2.1 原理图和
图表模块编辑 2.1.1 内附逻辑函数 2.1.2 编辑规则 2.1.3 原理图和图表模块编辑工具
2.1.4 原理图编辑流程 2.2 文本编辑 2.3 混合编辑 (自底向上) 2.4 混合编辑 (自顶向下)
第3章 门电路设计范例 3.1 与非门电路 3.2 或非门电路 3.3 异或门电路 3.4 三态门电路
3.5 单向总线缓冲器 3.6 双向总线缓冲器第4章 组合逻辑电路设计范例 4.1 编码器 4.1.1
8线-3线编码器 4.1.2 8线-3线优先编码器 4.2 译码器 4.2.1 3线-8线译码器 4.2.2 BCD-7
段显示译码器 4.3 数据选择器 4.3.1 4选1数据选择器 4.3.2 8选1数据选择器 4.4 数据分配
器 4.5 数值比较器 4.6 加法器 4.6.1 半加器 4.6.2 全加器 4.6.3 4位全加器 4.7 减法器
4.7.1 半减器 4.7.2 全减器 4.7.3 4位全减器第5章 触发器设计范例第6章 时序逻辑电路设计范
例第7章 存储器设计范例第8章 数字系统设计范例第9章 可参数化宏模块及IP核的使用第10章
DSP Builder设计范例第11章 基于FPGA的射频热疗系统的设计第12章 基于FPGA的直流电动机伺
服系统的设计附录A 可编程数字开发系统简介参考文献

版权说明

本站所提供下载的PDF图书仅提供预览和简介，请支持正版图书。

更多资源请访问:<http://www.tushu007.com>