

## <<数字系统设计与Verilog HDL>>

### 图书基本信息

书名：<<数字系统设计与Verilog HDL>>

13位ISBN编号：9787121079900

10位ISBN编号：7121079909

出版时间：2009-1

出版时间：电子工业出版社

作者：王金明

页数：333

版权说明：本站所提供下载的PDF图书仅提供预览和简介，请支持正版图书。

更多资源请访问：<http://www.tushu007.com>

## &lt;&lt;数字系统设计与Verilog HDL&gt;&gt;

## 前言

本书第1版和第2版承蒙广大读者的认可和喜爱，并被许多院校选做课程教材，作者在前两版的基础上，对全书的内容做了全面修订和改写。

第3版较之第2版，在以下几个方面做了比较大的改进：（1）开发工具选择以Quartus II、Synplify Pro / Synplify软件为主，去掉了MAX+plus II软件的有关内容；（2）设计语言在Verilog - 1995的基础上，对Verilog - 2001、Verilog - 2002两个标准也做了系统的介绍；（3）增加了基于宏功能模块设计的内容；（4）增加了更多典型的数字设计开发实例；（5）FPGA / CPLD器件更注重基本原理与知识的系统阐述。

本书的所有实例均在实验平台上进行了验证，并尽量给出程序综合与仿真的结果，以便于对照，并有助于建立语言描述和硬件电路的映射关系。

读者也可将这些设计移植到其他软件平台。

目前，EDA技术已成为电子信息类学生一门重要的专业基础课程，并在教学、科研，以及大学生电子设计竞赛等活动中，起着越来越重要的作用，成为电子信息类本科生及研究生必须掌握的基础知识与基本技能。

随着EDA技术的应用日益广泛，对EDA课程教学的要求也不断提高，必须对教学内容进行优化和更新，以与EDA技术的发展相适应。

正是基于以上考虑，修订了本书的内容。

全书共12章，主要包括以下内容。

第1章对EDA技术作了综述；第2章介绍FPGA / CPLD器件的结构与编程配置；第3章介绍Quartus II集成开发工具；第4章是基于宏功能模块的设计。

在第5、6、7章中，系统介绍了Verilog的语法、语句、任务与函数等内容。

第8、9章列举了常用数字电路的设计与实现；第10章讨论了设计优化的问题；第11章是有关电路仿真的内容；第12章是算法和较复杂数字逻辑系统的设计举例。

在附录A、B中就Verilog - 2001、2002标准对Verilog语言所做的扩展和增强做了较为全面的介绍。

王金明编写了本书大部分章节，并对全书进行了统稿，冷自强编写了第4章，研究生黄建军、王耿、闵刚、潘新星等对部分程序进行了调试，张雄伟教授对本书进行了审阅，并提出了修改意见，在此一并表示感谢。

本书在修订的过程中，遵循的是重视基础、面向应用这样的原则。

EDA技术是不断向前发展的，要掌握数字设计技术，需设计者在实践中不断摸索与积累，逐步提高自己的设计水平，本书虽经很大努力，由于时间急促及作者水平所限，书中错误与疏漏之处在所难免，希望同行和广大读者给予批评指正。

## <<数字系统设计与Verilog HDL>>

### 内容概要

本书系统介绍了数字系统设计相关的知识，主要内容包括：EDA技术、FPGA / CPLD器件、Verilog硬件描述语言等。

本书以Quartus II、Synplify Pro / Synplify软件为平台，以Verilog-1995和Verilog-2001为语言标准，以可综合的设计为重点，以大量经过验证的数字设计实例为依据，系统阐述了数字系统设计的方法与技术，对设计优化做了探讨。

本书的特点是：着眼于实用，紧密联系教学实际，实例丰富。

全书深入浅出，概念清晰，语言流畅。

可作为电子、通信、信息、测控、电路与系统等专业高年级本科生和研究生的教学用书，也可供从事电路设计和系统开发的工程技术人员阅读参考。

## &lt;&lt;数字系统设计与Verilog HDL&gt;&gt;

## 书籍目录

第1章 EDA技术与数字系统设计1.1 EDA技术及其发展1.2 数字系统设计技术1.2.1 Top-down设计1.2.2 Bottom-up设计1.2.3 IP复用技术与SoC1.3 数字系统设计的流程1.3.1 输入1.3.2 综合1.3.3 适配1.3.4 仿真1.3.5 编程1.4 常用的EDA软件工具1.5 EDA技术的发展趋势习题第2章 FPGA / CPLD器件2.1 PLD的分类2.1.1 按集成度分类2.1.2 按编程特点分类2.1.3 按结构特点分类2.2 PLD的基本原理与结构2.2.1 PLD器件的基本结构2.2.2 PLD电路的表示方法2.3 低密度PLD的原理与结构2.4 CPLD的原理与结构2.4.1 宏单元结构2.4.2 典型CPLD的结构2.5 FPGA的原理与结构2.5.1 查找表结构2.5.2 典型FPGA的结构2.5.3 FPGA结构的发展2.6 FPGA / CPLD的编程元件2.6.1 熔丝型开关2.6.2 反熔丝2.6.3 浮栅编程元件2.6.4 SRAM编程元件2.7 边界扫描测试技术2.8 FPGA/CPLD的编程与配置2.8.1 在系统编程2.8.2 CPLD器件的编程2.8.3 FPGA器件的配置2.9 FPGA / CPLD器件概述2.10 PLD的发展趋势习题第3章 Quartus II集成开发工具3.1 Quartus II原理图设计3.1.1 半加器原理图输入3.1.2 半加器设计与仿真3.1.3 全加器设计与仿真3.2 Quartus II的优化设置3.2.1 Settings设置3.2.2 分析与综合设置3.2.3 优化布局布线3.3.4 设计可靠性检查3.3 Quartus II的时序分析3.3.1 时序设置与分析3.3.2 时序逼近习题第4章 基于宏功能模块的设计4.1 乘法器模块4.2 除法器模块4.3 计数器模块4.4 常数模块4.5 锁相环模块4.6 存储器模块4.7 其他模块习题第5章 Verilog HDL设计初步5.1 Verilog HDL简介5.2 Verilog HDL设计举例5.3 Verilog HDL模块的结构5.4 Synplify pro / Synplify综合器第6章 Verilog HDL语法与要素第7章 Verilog HDL行为语句第8章 数字设计的层次与风格第9章 Verilog HDL设计进阶第10章 数字电路的仿真第11章 数字设计实例附录

## <<数字系统设计与Verilog HDL>>

### 编辑推荐

着眼于实用，紧密联系教学实际，实例丰富。  
全书深入浅出，概念清晰，语言流畅。  
可作为电子、通信、信息、测控、电路与系统等专业高年级本科生和研究生的教学用书，也可供从事电路设计和系统开发的工程技术人员阅读参考。

版权说明

本站所提供下载的PDF图书仅提供预览和简介，请支持正版图书。

更多资源请访问:<http://www.tushu007.com>