

<<数字逻辑与VHDL设计>>

图书基本信息

书名：<<数字逻辑与VHDL设计>>

13位ISBN编号：9787121084225

10位ISBN编号：7121084228

出版时间：2009-4

出版时间：电子工业出版社

作者：(美) 布朗 (Brown,S), (美) 弗兰尼斯克 (Vranesic,Z) 著

页数：793

版权说明：本站所提供下载的PDF图书仅提供预览和简介，请支持正版图书。

更多资源请访问：<http://www.tushu007.com>

<<数字逻辑与VHDL设计>>

前言

本书适用于数字逻辑设计的简介课程。

数字逻辑设计是多数电气与计算机工程学科的基础课程。

成功的数字逻辑电路设计人员需要较好地理解基本概念并牢固地掌握计算机辅助设计（CAD）工具。

本书很好地折中了基本概念与CAD工具的实际应用。

本书的主要目标如下：(1) 教授学生关于手工进行数字设计的基本概念；(2) 给出使用CAD工具手工设计数字电路的详细方法。

现在设计人员不再使用手工方式，这里给出手工方式的目的在于为学生提供数字电路运行的直观感受。

此外，手工方式提供了CAD工具所执行操作类型的示例，因此与自动设计相比也有其优点。

全书借助于简单电路设计的示例引入基本概念，电路设计时既采用手工方式，也采用基于CAD工具的现代方法。

在学生建立基本概念之后，书中会使用CAD工具提供更复杂的示例。

因此，本书的重点在于现代设计方法，以演示数字设计是如何进行的。

技术与CAD支持本书探讨现代数字电路的实现技术。

重点在于可编程逻辑器件（PLD），PLD是课程教学中最合适的技术。

首先，PLD广泛用于实践中，且几乎适合所有类型的数字电路设计。

事实上，学生工作后更可能会进行基于PLD的设计。

其次，PLD中的电路由终端用户编程实现。

因此，学生会在实验室条件下得到许多机会来采用实际的芯片实现书中的设计示例。

学生也可在自己的计算机中仿真所设计电路的行为。

我们在设计中使用两种最为流行的PLD：复杂可编程逻辑器件（CPLD）和现场可编程门阵列（FPGA）。

CAD支持基于软件Altera Quartus II。

Quartus II在Altera CPLD和FPGA中提供自动的设计成图，而Altera CPLD和FPGA则是业界最广泛使用的PLD。

Quartus II吸引我们的特性主要如下：它是一种商业产品。

学生可很容易地将设计输入到CAD系统中，将设计编译到一个选取的器件（器件的选择可随时更改，且设计可针对不同的器件），仿真结果电路的功能，且如果实验室条件允许，学生可用实际的器件实现该设计。

它使用硬件描述语言（HDL）和方案捕获来提供输入。

在本书中，我们强调基于HDL的设计，因为基于HDL的设计是实践中使用最有效率的设计方法。

我们会详细描述IEEE标准VHDL语言并在示例中广泛使用。

它可自动地将设计针对不同类型的器件。

该特性允许我们演示目标器件架构影响设计人员的电路的方法。

它可用在多数类型的计算机上。

Quartus II可运行在使用Microsoft Windows的计算机上，但Altera的大学计划软件也可在其他机器上使用，如SUN或HP工作站。

本书的范围第1章简介设计数字系统的过程，探讨设计过程的关键步骤并解释如何使用CAD工具来自完成任务。

此外，还会介绍二进制数。

第2章介绍逻辑电路的基本概念，给出使用逻辑代数来表示电路的方法。

此外，还会简介VHDL。

第3章介绍数字电路。

首先介绍如何使用晶体管来建立基本的逻辑门，随后介绍影响电路性能的各种因素。

重点在于最新技术，特别是CMOS技术和可编程逻辑器件。

<<数字逻辑与VHDL设计>>

第4章介绍组合电路的综合。

内容涉及综合过程的各个方面，包括初始设计、优化步骤，并介绍用于该目的的CAD工具。

第5章介绍执行算术运算的电路。

首先探讨数字系统中的数字表示，然后介绍如何使用逻辑电路来操纵这些数字。

此外，本章还演示了如何使用VHDL来指定期望的功能，以及CAD工具如何用来开发所需电路的机制。

第6章介绍用做构件块的组合电路。

包括编码器、解码器和乘法器电路。

这些电路非常便于演示许多VHDL构造的应用，为读者提供机会来发现VHDL的高级特性。

第7章介绍存储器。

内容涉及实现常规结构的移位寄存器和计数器，包含这些结构的VHDL设计。

此外，本章还介绍了较大系统的设计方法。

第8章介绍同步顺序电路（有限状态机），解释这些电路的行为并手工或自动开发实际设计技术。

第9章探讨异步顺序电路。

尽管有点重复，但可给出这种电路的主要特性。

尽管实际中很少使用异步电路，但应引起我们的重视，因为异步电路可为我们提供相当低的功耗。

第10章探讨真实系统设计中出现的实际问题，给出实际中经常碰到的问题及克服方法。

大电路示例演示了设计数字系统的层次方法。

提供了这些电路的完整VHDL代码。

第11章介绍测试。

逻辑电路的设计人员必须了解测试电路的需要，并应能掌握测试的基本方法。

第12章介绍一个完整的CAD流程，以指导设计人员进行数字电路的设计、实现及测试。

课程覆盖范围本书涉及两个学期课程的所有材料。

一个学期学完本书也是可能的，前提是老师不过多地着墨于VHDL和CAD工具。

为使学生在一个学期内学完本书，我们以模块的方式组织了VHDL内容。

我们在多伦多大学教学的经验表明，教师只需花3-4学时来讲授VHDL，而将主要精力集中在顺序电路上。

书中给出的VHDL示例大多是自我解释型的，学生很容易看懂。

此外，教师需要讲解如何使用CAD工具。

在不讲授VHDL的前提下，本书还可用做逻辑设计课程的教材。

但即使是VHDL的初步知识，对学生也是有益的，对设计人员更是如此。

一学期课程第1章中的多数内容属于简介内容，目的在于激发学生的学习兴趣。

学生可很容易地学习这些内容。

讲义中应包含如下内容： 第1章的1.6节。

第2章的所有内容。

第3章的3.1-3.7节。

此外，如果学生具备一些电路的基本知识，可包含3.8节和3.9节的内容。

第4章的4.1-4.7节，以及4.12节。

第5章的5.1-5.5节。

第6章的所有章节。

第7章的所有章节。

第8章的8.1-8.9节。

如果时间允许，可包含第9章中的9.1-9.3节，以及第10章中的一个或两个示例。

一季度课程一季度课程可包含如下内容： 第1章的1.6节。

第2章的所有内容。

第3章的3.1-3.3节。

第4章的4.1-4.5节，以及4.12节。

<<数字逻辑与VHDL设计>>

第5章的5.1-5.3节，以及5.5节。

第6章的所有内容。

第7章的7.1-7.10节，以及7.13节。

第8章的8.1-8.5节。

更传统的方法第2章和第4章中的内容介绍布尔代数、组合逻辑电路及基本的化简技术。

第2章仅使用AND、OR、NOT、NAND和NOE门来介绍这些主题。

第3章探讨实现技术的细节，第4章介绍综合技术及其他类型的逻辑门。

第4章中的内容需要学生先掌握NAND、NOR和XOR逻辑门以及各种可编程逻辑器件的内容。

需要包含更多内容的教师可考虑包含第2章及第4章的内容。

为理解NAND、NOR和XOR逻辑门的用途，只需要教师提供这些逻辑门的基本定义。

VHDL是一种复杂的语言，一些教师认为对初学者来说较难掌握。

我们考虑到了该问题并试图解决它。

不需要介绍整个VHDL语言。

在书中，我们给出了用于设计和综合逻辑电路的重要VHDL构造。

其他许多构造，如仅在仿真时使用该语言有意义的构造，则省略了。

VHDL的内容介绍是逐步深入的，只是在需要高级特性时才在文中给出。

本书包含有150个VHDL代码示例。

这些示例演示了VHDL用于描述大量逻辑电路的方式。

例题书中每章均包含了一些例题，这些例题可指导学生解答习题。

习题本书中提供有超过400道习题。

书末给出了部分习题的答案。

所有习题的答案提供在本书的解答手册中。

实验本书可作为不包含实验的课程使用。

若不包含实验课，则学生通过使用CAD工具来仿真所设计电路的运行，可获得有用的实践经验。

如果有附加实验，那么本书中的许多设计示例也适用。

教师可通过访问网页www.mhhe.com/brownvranesic获得本书的解答手册及PPT。

致谢感谢对本书提供过帮助的所有人员。

Kelly Chan对手稿进行了技术性审定。

Dan Vranesic绘制了一些图形，并与Dashanand Singh一起准备了解答手册。

Tom Czajkowski检查了部分习题的答案。

Jonathan Rose提供了一些有益的建议。

新泽西理工学院的William Barnes、北卡罗莱纳州立大学的Thomas Bradicich，McGill大学的James Clark，乔治亚理工学院的Stephen Dewerth，北卡罗莱纳州立大学的小Clay Gloster，皇后大学的Carl Hamacher，罗拉多大学的Vincent Heuring，威斯康星大学的Yu Hen Hu，得克萨斯大学的Wei-Ming Lin，滑铁卢大学的Wayne Loucks，Ryerson大学的Nagi Mekhiel，堪萨斯州立大学的Maritza Muguira，犹他大学的Chris Myers，McMaster大学的Nicola Nicolici，加利福尼亚大学的Vojin Oklobdzija，罗切斯特理工大学的James Paler，阿尔伯特大学的Witold Pedrycz，南加利福尼亚大学的Gandhi Puvvada，密尔沃基工程学校的Teodoro Robles，波士顿大学的Tatyana Roziner，卡内基·梅隆大学的Rob Rutenbar，佛罗里达大学的Eric Schwartz，俄勒冈州立大学的Wen-Tsong Shiue，马里兰大学的小Charles Silio，密苏里大学的Scott Smith，爱荷华州立大学的Arun Somani，得克萨斯大学的Bernard Svihel，英国哥伦比亚大学的Steve Wilton，北达科他州立大学的Chao You，以及McGill大学的Zeljko Zilic，审读了本书并提供了许多建设性意见。

感谢Altera公司提供Quartus II系统，尤其要感谢Chris Balough、Misha Burich和Udi Landen。

还要感谢McGraw-Hill公司员工的支持。

感谢来自Raghothaman Srinivasan, Darlene Schueller, April Southwood, Curt Reynolds, Laurie Janssen, Kara Kudronowica, Stacy Patch, Linda Avenarius, Lori Hancock和Kris Tibbetts的帮助。

<<数字逻辑与VHDL设计>>

内容概要

本书适用于数字逻辑设计的简介课程，主要目标如下：（1）教授学生关于手工进行数字设计的基本概念；（2）给出使用CAD工具手工设计数字电路的详细方法。

内容涉及设计数字系统的过程、逻辑电路的基本概念、数字电路、组合电路的综合、执行算术运算的电路、用做构件块的组合电路、存储器、同步顺序电路、异步顺序电路、真实系统设计中的实际问题、电路测试以及CAD流程等。

本书可作为计算机和电子工程等专业本科生及研究生的教材，也可作为集成电路设计人员的参考书

<<数字逻辑与VHDL设计>>

作者简介

作者：(美国)布朗 (Brown.S.) (美国)弗兰尼斯克 (Vranesic.Z.)

<<数字逻辑与VHDL设计>>

书籍目录

第1章 设计概念	1.1 数字硬件	1.1.1 标准芯片	1.1.2 可编程逻辑器件	1.1.3 定制芯片
1.2 设计过程	1.3 数字硬件设计	1.3.1 基本设计环	1.3.2 计算机结构	
1.3.3 数字硬件单元设计	1.4 本书中的逻辑电路设计	1.5 理论与实践	1.6 二进制数	
1.6.1 十进制数和二进制数间的转换	参考文献	第2章 逻辑电路基础	2.1 变量与函数	2.2 求逆
2.3 直值表	2.4 逻辑门与网络	2.4.1 逻辑网络分析	2.5 布尔代数	2.5.1 维恩图
符号与术语	2.5.3 运算顺序	2.6 使用AND、OR和NOT逻辑门的综合	2.6.1 积和与和积	2.7
NAND和NOR逻辑网络	2.8 设计示例	2.8.1 三路灯控制	2.8.2 乘法器电路	2.9 CAD工具
基础	2.9.1 设计输入	2.9.2 综合	2.9.3 功能仿真	2.9.4 物理设计
2.9.6 芯片配置	2.10 VHDL基础	2.10.1 VHDL中数字信号的表示	2.10.2 编写简单的VHDL代	码
2.10.3 如何才能不编写VHDL代码	2.11 结论	2.12 例题	习题	参考文献
第3章 实现	3.1 晶体管开关	3.2 NMOS逻辑门	3.3 CMOS逻辑门	3.3.1 逻辑门电路的速度
3.4 负逻辑系	3.5 标准芯片	3.5.1 400系列标准芯片	3.6 可编程逻辑器件	3.6.1 可编程逻辑阵列(PLA)
3.6.2 可编程阵列逻辑(PAL)	3.6.3 PLA和PAL的编程	3.6.4 复杂可编程逻辑器件(CPLD)		
3.6.5 现场可编程门阵列	3.6.6 使用CAD工具实现CPLD和FPGA中的电路	第4章 逻辑函	数的优化实现
第5章 数字表示和算术电路	第6章 组合电路构件块	第7章 触发器、寄存器、计数器和一个简单的处理器	第8章 同步顺序电路	第9章 异步顺序电路
第10章 数字系统设计	第11章 逻辑电路测试			
第12章 计算机辅助设计工具部分参考答案				

<<数字逻辑与VHDL设计>>

章节摘录

插图：So far we have assumed that the OR gates in a PAL, as in a PLA, connect directly to the output pins of the chip. In many PALs extra circuitry is added at the output of each OR gate to provide additional flexibility. It is customary to use the term macrocell to refer to the OR gate combined with the extra circuitry. An example of the flexibility that may be provided by a macrocell is given in Figure 3.29. The symbol labeled flip-flop represents a memory element. It stores the value produced by the OR gate output at a particular point in time and can hold that value indefinitely. The flip-flop is controlled by the signal called clock. When clock makes a transition from logic value 0 to 1, the flip-flop stores the value at its D input at that time and this value appears at the flip-flop's Q output. Flip-flops are used to implement many types of logic circuits, as we will show in Chapter 7. In section 2.8.2 we discussed a 2-to-1 multiplexer circuit. It has two data inputs, a select input, and one output. The select input is used to choose one of the data inputs as the multiplexer's output. In Figure 3.29 a 2-to-1 multiplexer selects as an output from the PAL either the OR-gate output or the flip-flop output. The multiplexer's select line can be programmed to be either 0 or 1. Figure 3.29 shows another logic gate, called a tri-state buffer, connected between the multiplexer and the PAL output. We discuss tri-

<<数字逻辑与VHDL设计>>

编辑推荐

《数字逻辑与VHDL设计(第3版)(英文版)》新特性：给出了大量的示例，又仅包含几个基本的逻辑元素的电路到像简单处理器的数字系统；深入揭示了现代数字电路技术，强调了可编程逻辑器件；全书设计示例中大量使用IEEE标准VHDL语言，且该语言的介绍方式由浅入深，包含《数字逻辑与VHDL设计(第3版)(英文版)》PPT及提供给教员习题解答的网站。

<<数字逻辑与VHDL设计>>

版权说明

本站所提供下载的PDF图书仅提供预览和简介，请支持正版图书。

更多资源请访问:<http://www.tushu007.com>