

<<Verilog HDL数字设计与综合>>

图书基本信息

书名：<<Verilog HDL数字设计与综合>>

13位ISBN编号：9787121089473

10位ISBN编号：7121089475

出版时间：2012-5

出版时间：电子工业出版社

作者：萨米尔·帕尔尼卡

页数：306

译者：夏宇闻

版权说明：本站所提供下载的PDF图书仅提供预览和简介，请支持正版图书。

更多资源请访问：<http://www.tushu007.com>

<<Verilog HDL数字设计与综合>>

前言

2001年7月间,电子工业出版社的领导同志邀请各高校十几位通信领域方面的老师,商量引进国外教材问题。

与会同志对出版社提出的计划十分赞同,大家认为,这对我国通信事业、特别是对高等院校通信学科的教学工作会很有好处。

教材建设是高校教学建设的主要内容之一。

编写、出版一本好的教材,意味着开设了一门好的课程,甚至可能预示着一个崭新学科的诞生。

20世纪40年代MIT林肯实验室出版的一套28本雷达丛书,对近代电子学科、特别是对雷达技术的推动作用,就是一个很好的例子。

我国领导部门对教材建设一直非常重视。

20世纪80年代,在原教委教材编审委员会的领导下,汇集了高等院校几百位富有教学经验的专家,编写、出版了一大批教材;很多院校还根据学校的特点和需要,陆续编写了大量的讲义和参考书。

这些教材对高校的教学工作发挥了极好的作用。

近年来,随着教学改革不断深入和科学技术的飞速进步,有的教材内容已比较陈旧、落后,难以适应教学的要求,特别是在电子学和通信技术发展神速、可以讲是日新月异的今天,如何适应这种情况,更是一个必须认真考虑的问题。

解决这个问题,除了依靠高校的老师 and 专家撰写新的符合要求的教科书外,引进和出版一些国外优秀电子与通信教材,尤其是有选择地引进一批英文原版教材,是会有好处的。

一年多来,电子工业出版社为此做了很多工作。

他们成立了一个“国外电子与通信教材系列”项目组,选派了富有经验的业务骨干负责有关工作,收集了230余种通信教材和参考书的详细资料,调来了100余种原版教材样书,依靠由20余位专家组成的出版委员会,从中精选了40多种,内容丰富,覆盖了电路理论与应用、信号与系统、数字信号处理、微电子、通信系统、电磁场与微波等方面,既可作为通信专业本科生和研究生的教学用书,也可作为有关专业人员的参考材料。

此外,这批教材,有的翻译为中文,还有部分教材直接影印出版,以供教师用英语直接授课。

希望这些教材的引进和出版对高校通信教学和教材改革能起一定作用。

在这里,我还要感谢参加工作的各位教授、专家、老师与参加翻译、编辑和出版的同志们。

各位专家认真负责、严谨细致、不辞辛劳、不怕琐碎和精益求精的态度,充分体现了中国教育工作者和出版工作者的良好美德。

随着我国经济建设的发展和科学技术的不断进步,对高校教学工作会不断提出新的要求和希望。

我想,无论如何,要做好引进国外教材的工作,一定要联系我国的实际。

教材和学术专著不同,既要注意科学性、学术性,也要重视可读性,要深入浅出,便于读者自学;引进的教材要适应高校教学改革的需要,针对目前一些教材内容较为陈旧的问题,有目的地引进一些先进的和正在发展中的交叉学科的参考书;要与国内出版的教材相配套,安排好出版英文原版教材和翻译教材的比例。

我们努力使这套教材能尽量满足上述要求,希望它们能放在学生们的课桌上,发挥一定的作用。

最后,预祝“国外电子与通信教材系列”项目取得成功,为我国电子与通信教学和通信产业的发展培土施肥。

也恳切希望读者能对这些书籍的不足之处、特别是翻译中存在的问题,提出意见和建议,以便再版时更正。

<<Verilog HDL数字设计与综合>>

内容概要

本书从用户的角度全面阐述了Verilog HDL语言的重要细节和基本设计方法，并详细介绍了Verilog 2001版的主要改进部分。

本书重点关注如何应用Verilog语言进行数字电路和系统的设计和验证，而不仅仅讲解语法。

全书从基本概念讲起，并逐渐过渡到编程语言接口以及逻辑综合等高级主题。

书中的内容全部符合Verilog HDL IEEE 1364-2001标准。

本书适合电子、计算机、自动控制等专业的学习数字电路设计的大学本科高年级学生阅读，也适合数字系统设计工程师和已具有多年Verilog设计工作经验的资深工程师参考。

<<Verilog HDL数字设计与综合>>

作者简介

Samir Palnitkar目前是美国Jambo Systems公司总裁。

Jambo Systems公司是一流的专用集成电路(ASIC)设计和验证服务公司，专门从事高级微处理器、网络和通信芯片的设计服务。

Palnitkar先生曾创办一系列小型的高科技公司。
他是Integrated Intellectual Property公司的创办人

<<Verilog HDL数字设计与综合>>

书籍目录

第一部分 Verilog 基础知识	第1章 Verilog HDL数字设计综述	1.1 数字电路CAD技术的发展历史
1.2 硬件描述语言的出现	1.3 典型设计流程	1.4 硬件描述语言的意义
1.5 Verilog HDL的优点	1.6 硬件描述语言的发展趋势	第2章 层次建模的概念
2.1 设计方法学	2.2 四位脉动进位计数器	2.3 模块
2.4 模块实例	2.5 逻辑仿真的构成	2.6 举例
2.7 小结	2.8 习题	第3章 基本概念
3.1 词法约定	3.2 数据类型	3.3 系统任务和编译指令
3.4 小结	3.5 习题	第4章 模块和端口
4.1 模块	4.2 端口	4.3 层次命名
4.4 小结	4.5 习题	第5章 门级建模
5.1 门的类型	5.2 门延迟	5.3 小结
5.4 习题	第6章 数据流建模	6.1 连续赋值语句
6.2 延迟	6.3 表达式、操作符和操作数	6.4 操作符类型
6.5 举例	6.6 小结	6.7 习题
第7章 行为级建模	7.1 结构化过程语句	7.2 过程赋值语句
7.3 时序控制	7.4 条件语句	7.5 多路分支语句
7.6 循环语句	7.7 顺序块和并行块	7.8 生成块
7.9 举例	7.10 小结	7.11 习题
第8章 任务和函数	8.1 任务和函数的区别	8.2 任务
8.3 函数	8.4 小结	8.5 习题
第9章 实用建模技术	9.1 过程连续赋值	9.2 改写参数
9.3 条件编译和执行	9.4 时间尺度
第二部分 Verilog高级主题	第三部分 附录参考文献译者后记	

<<Verilog HDL数字设计与综合>>

章节摘录

插图：第2章 层次建模的概念在详细地讨论verilog语言之前，我们首先需要理解数字电路设计中基本的层次建模概念。

只有掌握了正确的设计方法学，才能使用verilogHDL进行高效的设计。

在本章中，我们对典型的设计方法学进行讨论，并说明如何在Verilog设计中体现这些概念。

数字电路的仿真由多个部分组成，下面我们对这些组成部分及其相互之间的关系进行讨论。

学习目标理解数字电路设计中的自底向上和自顶向下设计方法。

解释verilog中模块和模块实例之间的区别。

学习从4种不同的抽象角度来描述同一个模块。

解释数字电路仿真中的各个组成部分，定义激励块和功能块，说明两种使用激励进行仿真的方法。

2.1 设计方法学数字电路设计中有两种基本的设计方法：自底向上和自顶向下设计方法。

在自顶向下设计方法中，我们首先定义顶层功能块，进而分析需要哪些构成顶层模块的必要的子模块；然后进一步对各个子模块进行分解，直到达到无法进一步分解的底层功能块。

图2.1 显示了这种方法的设计过程。

<<Verilog HDL数字设计与综合>>

后记

经过半年多的努力,我终于将朋友托付的任务完成了。

回想当初接受任务时,我非常犹豫。

我的日常工作非常繁忙,每周有十多个小时的教学课时,还有尚未完成的课题任务,新近跟我做课题的几个本国和留学研究生尚未入门,需要指导。

另外,还常常有技术杂志约我写稿,这一切都使我很难做出决定。

当我与北京理工大学的胡燕祥博士联系之后,他同意参加本书的翻译工作,这时我才有了一些信心。

早在读硕士阶段,胡博士就与我认识了,他是内蒙古大学计算机系须毓孝教授的学生。

须教授是我在清华求学时的同班同学,我们一起在清华度过了难忘的岁月。

胡博士到北京上学后经常到北航来与我讨论有关Verilog的问题。

他做事认真踏实,一丝不苟,给我留下了很好的印象。

有了他的加盟,我就欣然答应了朋友的托付。

胡博士又邀请了他的老同学刁岚松博士加盟,三个人一起努力,就可以高质量地按时完成翻译任务了。

。

经过讨论之后我们决定,翻译的风格由我确定。

翻译必须以理解为前提,不理解的地方弄清楚了再翻译,文字以简单明了为宗旨,复杂难懂的句子分解成多句来翻译。

我们3人各分一部分进行翻译,最后由我负责全面修改和审校。

起初,为了协调风格,修改和讨论的工作量很大。

经过4个多月的磨合期,修改的工作量越来越少,后面几个月则只需要修改由于疏忽引起的个别错误。

。

终于,在经过半年多辛勤努力之后,本书得以翻译和整理完毕。

在我工作生涯的最后十年里,赶上了一件很有意义的事情,那就是推广数字系统的VerilogHDL设计方法。

回想十多年以前,当我刚接触Verilog语言时,什么学习资料都没有,只能查看厂家的手册,内容零散混杂,让人不知所云。

经过一年多的摸索,我终于体会到了这种语言的魅力,它的方便、简洁和容易理解远在'VHDL。

之上。

两年之后,我终于在自己的课题中全面放弃了VHDL,改用Verilog。

为了推广Verilog的教学,北航出版社把我编写的讲义正式出版。

最初只印刷了1000册,但没有想到的是这样一本薄薄的普通讲义,近年来居然多次重印,已销售近2万册。

另外,我编写的其他Verilog教材也多次再版。

我相信,随着我国集成电路设计行业的发展,Verilog语言必定会有更加美好的明天。

在本书中译本出版之前,我还要感谢我以前的两位硕士生,杨柳女士和林晗先生。

他们非常认真地阅读了我的最后修改稿,发现并指出了一些问题。

我还要感谢正在做本科毕业设计的杨雷同学,他主动热情地帮助我做了许多工作,减轻了我的工作负担。

无论是作为本书的译者和多年讲授和使用Verilog语言的老教师,还是作为一位数字系统设计工程师,我都非常愿意向读者郑重推荐这本好书。

对于书中的错误和疏漏之处,我非常愿意和读者讨论。

欢迎读者批评指正。

<<Verilog HDL数字设计与综合>>

编辑推荐

《Verilog HDL数字设计与综合(第2版)》是Sanir Palnitkar编著的，由电子工业出版社出版。

版权说明

本站所提供下载的PDF图书仅提供预览和简介，请支持正版图书。

更多资源请访问:<http://www.tushu007.com>