第一图书网, tushu007.com

<<信号完整性分析与设计>>

图书基本信息

书名：<<信号完整性分析与设计>>

13位ISBN编号：9787121105623

10位ISBN编号：7121105624

出版时间：2010-4

出版时间：电子工业

作者：张木水//李玉山

页数：348

版权说明：本站所提供下载的PDF图书仅提供预览和简介，请支持正版图书。

更多资源请访问：http://www.tushu007.com

前言

随着半导体工艺向高速度、高密度发展，作为核心竞争力的高速电路与系统设计技术已成为必备的利器。
近几年，国内陆续引进翻译出版了国外多部完整性方面的专著，有关数字信号完整性的分析与设计技术正在得到普及。
广义的信号完整性分析与设计涵盖狭义信号及数据完整性、电源完整性、电磁完整性，这是本书全部论述的基点。
但是，归根结底——所有分析和设计的目的，还是为了保证基本数字信号的完整性。
正是基于这一认知，我们将本书命名为《信号完整性分析与设计》。
写作中，它被细分为信号（含数据，以下略）完整性、电源完整性和电磁完整性三个密切互相关的部分。
高速数字设计的“列车”在高速前行，它已经把电源完整性和电磁完整性分析设计技术推到了前台。
这里，电磁完整性作为电路级的微观EMC，侧重讨论电路设计中如何从源头和路径上研究并解决电磁干扰／被干扰的问题。
显然，在当今高速数字系统的设计中，电源完整性和电磁完整性比狭义的信号（数据）完整性更具挑战性。
本书以高速PCB／封装系统为主要研究对象，所阐述的原理自然也适用于芯片设计。
对于当今的电子系统设计师或研究人员而言，普遍感到涉及信号完整性的内容实在浩繁——名目繁多的高速现象；数不尽的经验法则和设计原则。
如今，更加复杂的电源和电磁完整性又加入到完整性的设计与分析范畴。
对于高速芯片与系统的电路设计师而言，心中的感受是——不堪重负又觉得责无旁贷。
其实，高速数字设计的基本理论是有章可循的。
但是，要想将其原理分析和互连设计技术论述明白并非易事。
本书试图从基于回路和互相关入手，梳理一条剖析的思路；统一阐释信号、电源和电磁三个完整性；培育直觉的工程感悟能力，进而能自行驾驭高速设计的列车。
书中许多内容是作者研究成果的一种系统陈述。
本书根据对理论及技术的领悟，力图用融汇和直白的方式对狭义信号、电源和电磁完整性的分析设计内容加以综合推介和诠释。
在对现有技术再认识的基础上，竭力促成必要知识的补充和认知层次的提升。
作为电气性能，它们共同刻画的是高速数字系统中息息相关的一个完整属性。
其中，电源分配网络已经成为它们之间密切联系和相互影响的一个纽带。
书中三部分内容相对独立，不同领域的工程师、设计师可以选择性地学习。
但是，建议读者不妨将三部分通读一下。
第1章简要介绍高速数字电路设计与广义信号完整性的概念。
其中，讨论了信号完整性、电源完整性和电磁完整性的关系及协同分析设计技术。
第2章一第6章论述信号完整性的基础性设计与分析技术。
内容包括：信号完整性基础、非理想互连分析与设计、非理想互连的建模以及高速总线设计。
第7章一第10章是关于电源完整性设计与分析专题的前沿性论述。
内容包括：电源完整性设计基础、高速电源分配网络的频域／时域设计技术以及电源噪声耦合管理技术。
第11章和第12章论述电磁完整性设计与分析的应用性技术。
其中，讨论了电磁完整性与信号完整性／电源完整性的内在联系；阐述了电磁完整性分析与设计的理论基础；重点介绍了当前高速PCB级别的应用性EMI设计技术。

内容概要

本书以高速PCB／封装为主要研究对象，辅之以典型的仿真示例，深入阐明电路中信号完整性(SI)、电源完整性(PI)和电磁完整性(EMI)三类性能分析技术。
内容侧重于引导对高速电路原理的感悟和理解，注重培养工程师们对高速设计的直觉把握。
　本书以深入浅出的方式，从系统及电路的高速效应出发，对互连设计与完整性分析技术进行全方位、多角度的透视；完整论述SI、PI和EMI间的相关机理和本质；着力揭示无源元件的物理及拓扑结构与复杂电气性能之间的内在联系；附录还介绍了高速信令和PI仿真技术。
　书中介绍的技术可直接指导实际高速电路与系统的设计与分析，具有很强的工程实用性。
本书的读者覆盖面广，可以作为研究生学习广义信号完整性的课程教材或参考书，也可以作为高速电路与系统设计师们的研发手册与实践指南。

作者简介

张木水,2004年获西安电子科枝大学电子工程专业学士学位并免试推荐为硕博连读研究生，2009年获西安电子科技大学电路与系统博士学位。
已在IEEE Transactions on MTT、IEEE Transations On AP、IEEE-LMWC上发表第一作者署名论文7篇。
目前是中山大学电子通信工程系副教授,在高速数字设计及互连建模、电源分配系统设计、电磁完整性分析等方面有较深的造诣。
李玉山,1968年本科毕业于哈尔滨军事工程学院。
1968年～1979年在贵州〇八三基地研制雷达及通信系统。
1986年获西北电讯工程学院硕士学位。
1986年赴美国迈阿密大学研究数字视觉及VLsl设计，1999年赴美国北卡州立大学研究人工视觉及高速电路设计。
完成科研项目40项。
获省部级奖励1O项，出版论著1O部,主持制定中国电子行业标准5部，发表论文被三大检索收录90多篇。
现勾西安电子科技大学教授、电路与系统博士生导师。
研究方向为：高速互连及信号完整性,数字系统及EDA技术。

第一图书网, tushu007.com

书籍目录

第一部分 信号完整性　第1章 高速电路与信号完整性　第2章 高速互连设计基础　第3章 反射、串扰与同时开关噪声　第4章 非理想互连的分析与设计　第5章 非理想互连的建模与仿真　第6章 高速总线设计第二部分 电源完整性　第7章 PDN分析与设计基础　第8章 高速PDN频域分析与设计　第9章 高速PDN时域分析与设计　第10章 PDN噪声耦合管理与抑制第三部分 电磁完整性　第11章 电磁完整性设计基础　第12章 高速PCB的EMI设计附录A 高速信令简介附录B 电源完整性分析典型示例附录C 技术要点汇总

章节摘录

PDN设计严重影响SI，其原因有两点：　1）所有的收发器都是由PDN供电的，PDN为这些器件提供了参考电压。
供电电压的波动严重影响收发器的时序问题，例如驱动器上升边的提前或迟后，接收器参考电位的漂移等。
2）电源／地平面构成了所有信号的返回路径，其设计的好坏直接影响高速信号传输的质量。
因此，解决SI问题必须首先解决PI问题，即获得一个干净的参考电压以及为所有信号互连提供理想的返回路径，然后才能解决SI问题。
SI问题主要是高速信号互连的设计问题，它应该在PDN被充分去耦的条件下进行。
理想带状线就是一个典型例子，它假定两个参考平面均为理想的返回路径。
在实际的PCB中，带状线受到两平面谐振的影响，传输质量有所下降。
只有当两平面被充分去耦，即平面谐振被充分抑制，带状线的性能才能近似为理想带状线。
支配所有电子电路的基本定律只有两条：　1）电流永远都是一个回路；　2）电流总是流向阻抗最低的通路。
这两条定律支配了所有电子电路，同样也支配了高速数字电路。
电流是一个回路，这意味着所有信号必须有返回路径，在高速设计中必须知晓这个返回路径。
人们惊讶地发现一种普遍现象——很多设计师将所有的时间和精力都放在信号路径的考虑和设计中，而无暇顾及返回路径。
实际上，信号路径只占电流回路的一半，返回路径与信号路径同等重要，它们共同构成了电流回路。
因此，必须像信号路径一样仔细分析与设计返回路径。
不考虑返回路径的设计师是严重失职的，尤其是在高速场合，不考虑返回路径是不可能获得高速信号传输的。
第二个基本定律则隐含着返回路径的存在形态。
我们通常听到“电流总是流向电阻最小的路径”的定律，这个定律并不具有一般性，而是针对低频的特殊情况。
更一般的说法就是电流总是流向阻抗最低的路径。
在高速场合，这个返回路径往往并不是像我们想当然地那样流动。
在高频主导回路阻抗的是回路电感，在高频出现的趋肤效应和挤近效应，导致电流重新分布以获得最小回路阻抗（感抗）。
在高速互连中具体表现为返回路径总是紧邻信号路径而分布，如微带线和带状线。
任何破坏这种紧邻分布的物理结构都会降低高速信号的传输品质，而破坏这种返回路径紧邻信号路径的物理结构就是所谓的高速互连的不连续（也称为阻抗突变）。
在PCB和封装中，典型的高速互连不连续包括：走线拐角，走线尺寸／介质变化，走线分支，过孔，焊盘、封装引脚、键合线、连接器，电源／地平面上的开槽，等等，这些结构都将导致高速信号感受的瞬时阻抗发生突变，进而造成SI、PI和EMI问题。
在PCB和封装中，高速信号的返回路径就是PDN的重要组成部分——电源／地平面（包括电源／地过孔、去耦电容器、稳压器等）。
电源／地平面上的开槽和信号切换参考平面都将造成返回路径的偏离，导致信号回路阻抗的突变，进而造成SI、PI和EMI问题。
优良的SI设计应该建立在优良的PDN设计基础之上。

第一图书网, tushu007.com

版权说明

本站所提供下载的PDF图书仅提供预览和简介，请支持正版图书。

更多资源请访问:http://www.tushu007.com