第一图书网, tushu007.com

<<数字系统设计与Verilog HDL>>

图书基本信息

书名：<<数字系统设计与Verilog HDL>>

13位ISBN编号：9787121124259

10位ISBN编号：7121124254

出版时间：2011-1

出版时间：电子工业出版社

作者：王金明

页数：397

版权说明：本站所提供下载的PDF图书仅提供预览和简介，请支持正版图书。

更多资源请访问：http://www.tushu007.com

内容概要

本书根据EDA课程教学要求，以提高数字设计能力为目的，系统阐述数字系统开发的相关知识，主要内容包括EDA技术、FPGA/CPLD器件、Verilog硬件描述语言等。
全书以Quartus Ⅱ、Synplify Pro软件为平台，以Verilog—1995和Verilog—2001语言标准为依据，以可综合的设计为重点，通过大量经过验证的数字设计实例，系统阐述数字系统设计的方法与技术，由浅入深地介绍Verilog工程开发的知识与技能。
　本书的特点是：着眼于实用，紧密联系教学实际，实例丰富。
全书深入浅出，概念清晰，语言流畅。
可作为电子、通信、微电子、信息、电路与系统、通信与信息系统及测控技术与仪器等专业本科生和研究生的教学用书，也可供从事电路设计和系统开发的工程技术人员阅读参考。
　本书配有教学课件，可从华信教育资源网（www.hxedu.com.cn）免费下载。

书籍目录

第1章 EDA技术概述 1.1 EDA技术及其发展 1.2 Top-down设计与IP核复用 1.3 数字设计的流程 1.4 用的EDA软件工具 1.5 EDA技术的发展趋势 习题1 第2章 FPGA/CPLD器件 2.1 PLD器件概述 2.2 的基本原理与结构 2.3 低密度PLD的原理与结构 2.4 CPLD的原理与结构 2.5 FPGA的原理与结构 2.6 FPGA/CPLD的编程元件 2.7 边界扫描测试技术 2.8 FPGA/CPLD的编程与配置 2.9 FPGA/CPLD器件概述 2.10 FPGA/CPLD的发展趋势 习题2 第3章 Quartus II集成开发工具 3.1 Quartus II原理图设计 3 Quartus II的优化设置 3.3 Quartus II的时序分析 3.4 基于宏功能模块的设计 习题3 第4章 Verilog设计初步 4.1 Verilog简介 4.2 Verilog模块的结构 4.3 Verilog基本组合电路设计 4.4 Verilog基本时序电路设计 4.5 Synplify Pro综合器 4.6 Synplify综合器 习题4 第5章 Verilog语法与要素 5.1 Verilog语言要素 5.2 5.3 数据类型 5.4 参数 5.5 向量 5.6 运算符 习题5 第6章 Verilog行为语句 第7章 Verilog设计的层次格 第8章 Verilog有限状态机设计 第9章 Verilog设计进阶 第10章 Verilog设计的优化 第11章 Verilog仿真验证 第12章 Verilog语言的发展 第13章 通信与信号处理设计实例 附录A Verilog HDL（IEEE Std 1364—1995）关键字 附录B Verilog HDL（IEEE Std 1364—2001）关键字 附录C DE2系统介绍 附录D DE2—70系统介绍 附录E 有关术语与缩略语 参考文献

版权说明

本站所提供下载的PDF图书仅提供预览和简介，请支持正版图书。

更多资源请访问:http://www.tushu007.com