第一图书网, tushu007.com

<<实用数字电子技术基础>>

图书基本信息

书名：<<实用数字电子技术基础>>

13位ISBN编号：9787121138980

10位ISBN编号：7121138980

出版时间：2011-9

出版时间：电子工业出版社

作者：潘松^陈龙^黄继业

页数：252

版权说明：本站所提供下载的PDF图书仅提供预览和简介，请支持正版图书。

更多资源请访问：http://www.tushu007.com

内容概要

作为全新的实用型数字电子技术教材，潘松等主编的《实用数字电子技术基础》借鉴了目前国外知名高校同类教材的选材和教学理念，将传统手工数字技术与现代自动化数字技术的基础知识和工程理论有机融合，使读者能十分流畅地实现从学习传统数字技术基础知识向现代数字技术的平滑过渡及大幅跨越！

《实用数字电子技术基础》突破了传统教学模式的局限，将目标定位于使学生在数字电子技术的基础理论（包括VerilogHDL的学习）、实践能力和创新精神三方面有明显的进步。
引导学习者基于全新的数字技术平台上强化自己的学习效果，得以高起点地适应相关后续课程的要求，同时最大限度地降低对先修基础知识的依赖。

本书前4章以及第6、7章等的主干内容与传统教材的安排基本相同，包括数制、逻辑门基本结构与功能、逻辑函数、组合电路、触发器和时序电路等，但减少了门电路与脉冲电路底层电路结构的内容，这有利于将此课程安排得尽可能的提前。
教材的核心创意是引入了广义译码器概念、计数器一般模型以及状态机，为传统手工数字电子技术与现代数字技术的有机融合与平滑过渡奠定了基础。
故在第5、第8以及后续章节的部分内容中逐级引入了现代数字技术的基础内容。
尽管本书涉猎内容广泛，各章内容结构严谨、相互依存、前后穿插，但通过科学的编排，整体授课学时数反而大为减少，这为学习者增加了更多的实践机会。

本书可作为高等院校电子工程、通信、工业自动化、计算机应用技术等专业的专业基础教材或课外自学参考书。

书籍目录

第1章 数制与码制
1.1 模拟信号与数字信号
1.1.1 模拟信号与数字信号的概念
1.1.2 数字电路与模拟电路的区别
1.1.3 数字电路的特点
1.2 数制
1.2.1 十进制数表述方法
1.2.2 二进制数表述方法
1.2.3 十六进制数表述方法
1.2.4 八进制数表述方法
1.3 数制转换
1.3.1 十六进制数、二进制数与十进制数间的转换
1.3.2 十进制数转换为二进制数、十六进制数
1.3.3 二进制数与十六进制数间的转换
1.4 数的码制
1.4.1 十进制编码
1.4.2 十进制数的BCD码表示方法
1.4.3 字母数字码
1.4.4 码制
1.4.5 用补码进行二进制数计算
习题
第2章 数字逻辑门
2.1 基本逻辑门
2.1.1 逻辑代数的三种基本运算模型
2.1.2 基本逻辑符号
2.1.3 与非门
2.1.4 或非门
2.1.5 异或门
2.1.6 同或门
2.2 集成电路逻辑门
2.2.1 MOS晶体管的结构与工作原理
2.2.2 CMOS逻辑门的结构与工作原理
2.3 TTL与CMOS集成电路逻辑门器件
2.3.1 逻辑门的器件类型与技术参数
2.3.2 集成电路门的技术参数
2.3.3 TTL与CMOS集成电路的传统接口技术
2.3.4 器件的封装
2.4 辅助门电路
2.4.1 三态门
2.4.2 集电极开路门
习题
实验
第3章 逻辑函数
3.1 概述
3.2 逻辑代数的运算规则

3.3 逻辑函数的表述形式
3.4 逻辑函数的标准形式
3.5 逻辑代数化简方法
3.6 卡诺图化简法
3.6.1 与或表达式的卡诺图表示
3.6.2 与或表达式的卡诺图化简
3.6.3 或与表达式的卡诺图化简
3.6.4 含无关项逻辑函数的化简
3.6.5 多输出逻辑函数的化简
习题
第4章 组合逻辑电路
4.1 组合逻辑电路手工分析
4.2 组合逻辑电路手工设计方法
4.3 编码器
4.3.1 二进制编码器
4.3.2 二-十进制编码器及其应用
4.4 译码器
4.4.1 二进制译码器
4.4.2 二-十进制译码器
4.4.3 用集成译码器实现逻辑函数
4.4.4 显示控制译码器
4.5 数据选择器与数据分配器
4.5.1 数据选择器
4.5.2 用数据选择器实现逻辑函数
4.5.3 数据分配器
4.6 加法器
4.7 比较器
4.8 广义译码器概念
4.9 可编程逻辑器件
4.9.1 PLD概述
4.9.2 可编程逻辑器件的发展历程
4.9.3 可编程逻辑器件的分类
4.9.4 简单PLD结构
4.10 组合电路的竞争与冒险
习题
实验
第5章 组合电路的自动化设计与分析
5.1 手工数字技术存在的问题
5.2 数字技术自动设计与分析流程
5.3 原理图输入法逻辑电路设计
5.3.1 QuartusII软件简介
5.3.2 电路原理图编辑输入
5.3.3 创建工程
5.3.4 功能简要分析
5.3.5 编译前设置
5.3.6 全程编译
5.3.7 时序仿真测试电路功能

5.4 引脚锁定和编程下载
5.4.1 引脚锁定
5.4.2 配置文件下载
5.4.3 JTAG间接模式编程配置器件
5.5 用Verilog来表述广义译码器
5.5.1 用Verilog表述真值表及组合电路的设计
5.5.2 三人表决电路的语句表述方式
5.5.3 Verilog对广义译码器的其它表述方式
实验
第6章 触发器及含触发器的PLD
6.1 概述
6.2 RS触发器
6.2.1 基本RS触发器
6.2.2 具备时钟控制的RS触发器
6.2.3 RS触发器应用示例
6.3 D触发器
6.3.1 电平触发型D触发器
6.3.2 边沿触发型D触发器
6.4 主从触发器
6.4.1 主从RS触发器
6.4.2 主从JK触发器
6.4.3 边沿JK触发器
6.5 触发器间的转换
6.6 基于触发器的滤波电路设计
6.7 延时电路的设计与测试
6.8 含触发器的PLD结构
6.8.1 通用可编程逻辑器件GAL
6.8.2 复杂可编程逻辑器件
6.8.3 现场可编程门阵列
习题
实验
第7章 时序逻辑电路
7.1 时序逻辑电路的特点与功能
7.2 小规模时序电路的手工分析方法
7.2.1 同步时序电路的分析
7.2.2 异步时序电路的分析举例
7.3 时序电路的手工设计方法
7.3.1 时序电路的手工设计步骤
7.3.2 设计举例
7.4 寄存器
7.4.1 并行寄存器
7.4.2 移位寄存器
7.5 计数器及其手工设计
7.5.1 异步计数器设计
7.5.2 同步计数器设计
7.6 专用集成计数器应用
7.7 计数器通用设计模型

7.7.1 时序逻辑设计方案考察
7.7.2 计数器的一般结构模型
7.7.3 基于一般模型的4位二进制计数器设计
7.7.4 基于一般模型的BCD码计数器设计
7.7.5 基于一般模型的模可控计数器设计
7.7.6 基于一般模型的反馈清零法构成模12计数器
7.7.7 基于一般模型的同步加载型计数器设计
7.7.8 基于一般模型的异步加载型计数器设计
7.7.9 基于一般模型的可逆计数器设计
7.8 有限状态机
习题
实验
第8章 时序电路的自动化设计与分析
8.1 深入了解时序逻辑电路性能
8.1.1 基于74161宏模块的计数器设计
8.1.2 进位控制电路改进
8.1.3 控制同步加载构建计数器
8.1.4 利用预置数据控制计数器进位
8.2 一般模型结构的任意进制计数器
8.2.1 基于一般模型的十进制计数器设计
8.2.2 含自启动电路的十进制计数器的设计
8.2.3 有限状态机讨论
8.3 任意进制异步控制型计数器设计
8.4 四位同步自动预置型计数器设计
8.5 基于LPM宏模块的计数器设计
8.6 步进电机控制电路设计
8.6.1 步进电机原理简介
8.6.2 步进电机单向旋转控制电路设计
8.6.3 步进电机双向旋转控制电路设计
8.7 序列检测器状态机设计
8.8 数字频率计设计
8.8.1 双十进制计数器设计
8.8.2 6位十进制计数器设计
8.8.3 测频时序控制电路设计
8.8.4 顶层电路设计与测试
8.9 模型电饭煲控制电路设计
实验
第9章 存储器及其应用
9.1 概述
9.2 RAM
9.2.1 RAM的分类与结构特点
9.2.2 SRAM的结构
9.2.3 DRAM工作原理
9.2.4 SRAM存储容量的扩展方法
9.3 ROM
9.3.1 ROM的分类与结构
9.3.2 掩膜ROM

9.3.3 可编程ROM结构原理
9.3.4 其他类型的存储器
9.4 FPGA中的嵌入式存储器
9.5 存储器应用电路设计
9.5.1 利用LPM_ROM设计查表式乘法器
9.5.2 简易逻辑分析仪设计
9.5.3 乐曲演奏电路设计
习题
实验
第10章 A/D与D/A转换器
10.1 概述
10.2 A/D转换器
10.2.1 D/A转换原理与结构
10.2.2 二进制权电阻网络型DAC转换器
10.2.3 倒T型电阻网络DAC
10.2.4 DAC转换器的主要技术参数
10.2.5 DAC专用器件及其应用
10.3 A/D转换器
10.3.1 ADC工作原理
10.3.2 ADC种类
10.3.3 ADC的主要技术参数
10.3.4 典型集成A/D转换器及应用
10.4 正弦信号发生器设计
10.5 A/D采样控制状态机电路设计
习题
实验
第11章 脉冲发生与处理电路
11.1 多谐振荡器
11.2 单稳态触发器
11.3 施密特触发器
11.3.1 施密特触发器概述
11.3.2 集成施密特触发器及其应用
11.3.3 用施密特触发器构成多谐振荡器
11.4 555定时器
11.4.1 555的内部结构
11.4.2 555构成施密特触发器
11.4.3 555构成单稳态触发器
11.4.4 555构成多谐振荡器
习题
附录A 数字技术实验系统基本要求
A.1 基本实验内容、方式和类型
A.2 数字电路实验板基本结构与功能
A.3 MIF文件生成器使用方法
参考文献

章节摘录

尽管组合逻辑电路模块结构各异，功能繁多，但却有一个共同点，就是电路的输出数据总是当前输入数据的函数。
或者说，在任何时刻电路的输出状态仅取决于此刻的输入状态，而与电路原来的状态无关。
正是由于这种简单关系，我们可以暂时抛开它们特定的功能和名称，如加法器、比较器、多路选择器等，而仅用一张真值表来表达任何功能类型的组合电路，从而使任何组合电路模块的分析和设计只需面对一张真值表即可。
可以这样考虑，如果一个电路有3个数据输入端，2个数据输出端，它们的组合逻辑关系可以表述为表4-3的形式（尽管它是一个表决器真值表）。
在此典型的真值表中，于左面列出输入信号的所有取值，右面列出输出信号的取值。
于是类似的真值表所表达的可以是一个全加器，也可以是一个比较器，或者是一个特殊的译码器。
任何功能的改变仅取决于输入或输出变量的数量和表中的数值。
因此，真值表是任何组合电路设计都必需的，且最基本的建模形式。
另外，如果将真值表的输出数据看成输入码所对应的编码，那么，所有组合电路模块的功能都能看成一种译码行为：其输入的所有数据，无论是加数、被加数、通道选择控制信号、比较器数据还是使能控制数据，全部可以看成一组译码输入数据，而输出的数据就是对应的译码数据。
由此，我们就能将所有组合电路模块的功能都看成一种译码行为。
对于这种一股意义上的译码电路，我们权且称其为广义译码器。
这样一来，对于任何类型的组合电路的设计就归结为对一个指定功能的广义译码器的设计，而针对广义译码器设计建模的关键是给出对应的真值表。
有了这张真值表，如果使用传统的手工设计实现方法，就可以沿用4-2节给出的流程来完成全部电路的设计与实现；如果使用现代自动设计技术，那么主要的手工工作就止于广义译码器真值表的抽象，或者说是编制。
也就是说，对于自动设计流程，真值表一旦确定，余下的设计、分析和电路实现工作都可由计算机来完成了，于是电路性能和设计效率大为提高。
广义译码器的引入有利于在认识上将各类组合逻辑电路的设计简化成一张真值表的表达，同时使传统的数字技术概念和设计方法顺利地过渡到对现代自动设计技术的理解和把握，甚至包括对以后将要介绍的时序电路的结构、功能和设计的深入理解和高效设计奠定可靠的基础。
后面我们将会发现，在更一般的同步时序逻辑，即有限状态机的结构中，这个广义译码器其实就是一个状态译码器。
由此证明，无论是对组合电路还是时序电路，广义译码器具有意义深远的一般性含义、结构和功能。
相关的内容将在以后的章节中展开。
……

编辑推荐

《实用数字电子技术基础》引入了广义译码器概念和状态机，将基于传统方式繁复而不具一般意义设计方法回归为一个简单译码器的设计，实现了传统数字技术与现代自动化数字技术有机融合。
大幅减少逻辑门底层电路结构和脉冲电路的介绍，最大限度地降低对前期基础知识的依赖，使得此课程能大幅提前。
实践证明最早可于本科第一学期开设此课程。
改变作为孤立的数字电路课程课本来构建的传统做法，而是兼顾其与后续课程的衔接，并为之营建良好的接口，使得有利于与重要后续课程构成创新能力教学课程体系。
除了传授数字电路基础知识外，本教材的另一定位是作为自主创新意识的启蒙教材。
即通过教学的启迪和大量的实验项目，能动地激发学习者的创新意识，培养自主创新能力。
完全不必费时费力地学习HDL语法，却能以“表格”形式来流畅地使用HDL，以面对数字电路的自动设计，极大缩短了授课学时数，从而聚焦重点知识和实践训练。

第一图书网, tushu007.com

版权说明

本站所提供下载的PDF图书仅提供预览和简介，请支持正版图书。

更多资源请访问:http://www.tushu007.com