

<<计算机组成原理与汇编语言程序设计>>

图书基本信息

书名：<<计算机组成原理与汇编语言程序设计>>

13位ISBN编号：9787121148590

10位ISBN编号：7121148595

出版时间：2012-1

出版时间：电子工业出版社

作者：徐洁，俸远祯 主编

版权说明：本站所提供下载的PDF图书仅提供预览和简介，请支持正版图书。

更多资源请访问：<http://www.tushu007.com>

前言

本书是2007年出版的“十一五”国家级规划教材《计算机组成原理与汇编语言程序设计》的第3版。

本书第一版是电子部“九五”规划教材。

本书将传统教学计划中的两门主干课程《计算机组成原理》与《汇编语言程序设计》有机地组织成一门课程，其目的是围绕机器指令级（指令系统层）及与此紧密相关的微操作级（微体系结构层）和汇编语言级（层），更好地体现软硬结合的思想，将计算机内部工作机制与编程求解问题结合起来。书中将输入/输出（I/O）系统作为《计算机组成原理》与《汇编语言程序设计》的结合点，既包含硬件接口设计，又包含I/O驱动程序等软件设计，体现了两部分的紧密关联和目前汇编语言程序设计的主要应用场合。

本次修编时，对各章内容做了修改和增删，以便更好地与现代计算机技术相吻合，特别是对原书第8章输入/输出设备内容进行了精简，并将其合并到第7章，但仍在基本结构、主要内容和风格上保持了原书的特点。

本书主要涵盖了ACM/IEEE-CS中的“AR计算机组织与体系结构”这一知识体中的5个核心知识单元：AR2数据的机器级表示 AR3汇编机器组织 AR4存储系统组织和结构 AR5接口和通信 AR6功能组织 本书还涉及汇编语言层的PF程序设计基础知识领域中的一个核心知识单元--PF1程序设计基本结构。

因此，本书适用于“计算机学科教学计划”推荐的16门核心课程中的《计算机组成基础》课程。

多年来，我们跟踪分析了国外经典教材与国内优秀教材，这些教材一般可分为两种体系：“分层体系”和“功能部件组成体系”。

本书的框架体系采用这两种体系相结合的方案，从三个层次（微体系结构层、指令系统层和汇编语言层）和三大子系统（CPU、存储系统、输入/输出系统及其互连）出发建立整机概念。

本书第2篇按照微体系结构层、指令系统层和汇编语言层三个层次，讨论计算机系统的组成，从而在CPU级建立整机概念。

然后，通过第3篇存储系统与输入/输出系统的学习，从而在系统级上建立整机概念。

全书由基础知识、计算机系统分层结构、存储系统和输入/输出系统3篇共7章组成。

其编写顺序体现了下述的教学思路：第1篇包括第1、2章，介绍计算机系统组成的基本概念和信息表示。

第1章仍然强调计算机的两个重要基本概念：信息数字化、存储程序工作方式。

在介绍计算机系统的硬件、软件组成之后，引入了现代计算机的一种分层结构模型，它自下而上分为5层：微体系结构层、指令系统层、操作系统层、汇编语言层和面向问题的语言层，本书第2篇内容就是根据其中的三层来组织的。

第1章还对计算机的工作过程、特点、性能指标和发展史等做了介绍。

第2章讲述数据信息和指令信息的表示，包括带符号数、小数点及字符的表示方法，以及指令格式、寻址方式和指令类型，并介绍了Pentium与SPARC的指令格式。

第2篇包括第3、4、5章，分别从微体系结构层、指令系统层和汇编语言层深入讨论计算机系统的组成和工作机制。

第3章微体系结构层，将CPU作为整体来讨论，弱化运算方法与运算器。

主要以一个教学模型机为例，从寄存器级描述CPU的内部逻辑组成，在指令流程和微操作两个层次上分析CPU的工作原理。

根据当前计算机的发展趋势，更强调组合逻辑控制方式，对微程序控制方式只做一般原理性介绍，并以UltraSPARC CPU为典型例子，说明RISC的微体系结构及其指令系统。

第4章以80x86 CPU为背景讨论指令系统层。

并将80x86、Pentium系列CPU的微体系结构做了类比，用归纳和概括的方式介绍该系列CPU的寻址方式和指令系统。

这一章作为第3章与第5章的桥梁，由CPU模型过渡到实际机器80x86，并为学习汇编语言奠定了相关基

础。

第5章汇编语言层，以80x86、Pentium系列CPU为背景，精练地阐述了汇编语言的基础知识、伪指令与宏指令、汇编语言程序设计基本技术。

第3篇包括第6、7章，讨论存储系统和输入/输出(I/O)系统。

第6章首先简介了各种存储器存储信息的基本原理，芯片级主存储器的逻辑设计方法。

按三级存储体系：高速缓存Cache、主存、外存分别介绍其工作原理，并从物理层与虚拟层这两个层次讨论存储系统的组织。

特别是，本章在分别介绍主存储器、Cache和虚拟存储器时，都是以Pentium为实例进一步分析相应的工作机制。

本章还引入了高级DRAM、磁盘冗余阵列RAID、并行存储技术等。

第7章介绍输入/输出系统。

采用硬软结合的方式，既讨论硬件接口与I/O设备的逻辑组成及工作原理，也介绍软件调用方法与相应的I/O程序设计。

详细阐述了I/O接口的主要控制方式：直接程序控制方式、程序中断方式和DMA方式。

系统介绍了总线分类、标准、时序以及实例。

简介了常用I/O设备：键盘、鼠标器、打印机和液晶显示器工作原理，并以键盘为例分析其驱动程序的设计。

引入了典型外设接口ATA接口和SCSI接口。

由于篇幅所限，与本书有关的一些辅助资料将以网上电子文档方式提供给读者，欢迎免费下载。

网上辅助资料包括：80x86指令系统一览表，伪操作与操作符表，中断向量地址一览表，DOS系统功能调用(INT 21H)，BIOS功能调用等。

本课程的参考教学时数约为70~90学时，全书内容可能比教学时数所允许的份量稍多一些，可供选取或让学生自学，部分实例可随技术发展而更新。

本书为教师免费提供电子教案，欢迎到华信教育资源网注册下载。

本书由徐洁、俸远祯主编并负责全书的统稿。

徐洁编写第1、2章；鲁珂编写第3、4、5章；叶娅兰编写第6、7章。

重庆大学袁开榜教授担任主审，他认真仔细地审阅了全稿，提出了许多宝贵的修改意见。

教材的辅助资料和电子文档由邓亮和于颖制作。

本书编辑童占梅老师热情、专业和细致的工作态度保证了教材的编辑质量和水平。

教材的编写还得到了北京航空航天大学杨文龙教授、电子科技大学龚天富教授的热情指导和帮助。

在编写过程中，我们还得到了电子科技大学计算机学院领导和老师的热情支持。

在此，谨向所有给予我们支持和帮助的同志表示衷心的感谢。

书中还会存在错误与不足之处，恳请读者与同行给予批评指正。

主编 于成都电子科技大学计算机学院

内容概要

本书是普通高等教育“十一五”国家级规划教材。

全书从微体系结构层、指令系统层、汇编语言层三个层次，以及CPU、存储系统、输入/输出系统及其互连三大系统出发，建立整机的概念，并体现软硬结合的思想。

全书分3篇共8章，系统介绍基础知识（绪论、计算机中的信息表示），计算机系统分层结构（微体系结构层——CPU组织、指令系统层、汇编语言层），存储系统和输入/输出系统（存储系统、输入/输出系统、I/O设备和I/O程序设计）。

本书免费提供电子教案。

书籍目录

第1篇 基础知识

第1章 绪论

- 1.1 计算机的基本概念
 - 1.1.1 存储程序工作方式
 - 1.1.2 信息的数字化表示
- 1.2 计算机系统的硬、软件组成
 - 1.2.1 计算机硬件系统
 - 1.2.2 计算机软件系统
- 1.3 层次结构模型
 - 1.3.1 从计算机系统组成角度划分层次结构
 - 1.3.2 从语言功能角度划分层次结构
 - 1.3.3 软、硬件在逻辑上的等价
- 1.4 计算机的工作过程
 - 1.4.1 处理问题的步骤
 - 1.4.2 指令执行过程
- 1.5 数字计算机的特点与性能指标
 - 1.5.1 数字计算机的特点
 - 1.5.2 计算机的性能指标
- 1.6 计算机的发展与应用
 - 1.6.1 计算机的发展历程
 - 1.6.2 提高计算机性能的若干技术
 - 1.6.3 计算机应用举例

习题1

第2章 计算机中的信息表示

- 2.1 数值型数据的表示
 - 2.1.1 带符号数的表示
 - 2.1.2 定点数与浮点数
- 2.2 字符的表示
 - 2.2.1 ASCII码
 - 2.2.2 UNICODE编码
 - 2.2.3 汉字编码简介
- 2.3 指令信息的表示
 - 2.3.1 指令格式
 - 2.3.2 常用寻址方式
 - 2.3.3 指令类型
 - 2.3.4 Pentium 指令格式
 - 2.3.5 SPARC指令格式

习题2

第2篇 计算机系统分层结构

第3章 微体系结构层——CPU组织

- 3.1 CPU的组成和功能
 - 3.1.1 CPU的组成
 - 3.1.2 指令执行过程
 - 3.1.3 时序控制方式
 - 3.1.4 指令流水线

- 3.2 算术逻辑部件ALU和运算方法
 - 3.2.1 算术逻辑部件ALU
 - 3.2.2 定点数运算方法
 - 3.2.3 浮点数运算方法
 - 3.2.4 十进制数加减运算
- 3.3 CPU模型机的组成及其数据通路
 - 3.3.1 基本组成
 - 3.3.2 数据传送
- 3.4 组合逻辑控制器原理
 - 3.4.1 模型机的指令系统
 - 3.4.2 模型机的时序系统
 - 3.4.3 指令流程
 - 3.4.4 微命令的综合与产生
 - 3.4.5 小结
- 3.5 微程序控制器原理
 - 3.5.1 微程序控制概念
 - 3.5.2 微指令编码方式
 - 3.5.3 微程序的顺序控制
 - 3.5.4 微指令格式
 - 3.5.5 典型微指令举例——模型机微指令格式
- 3.6 精简指令集计算机 (RISC)
 - 3.6.1 RISC与CISC的概念
 - 3.6.2 UltraSPARC CPU的微体系结构

习题3

第4章 指令系统层

- 4.1 80x86 CPU
 - 4.1.1 8086/8088 CPU
 - 4.1.2 80386/80486 CPU
 - 4.1.3 Pentium系列CPU
- 4.2 80x86 CPU的寄存器和主存储器
 - 4.2.1 80x86 CPU的寄存器
 - 4.2.2 80x86的主存储器
- 4.3 80x86 CPU指令系统
 - 4.3.1 80x86寻址方式
 - 4.3.2 80x86 CPU指令系统

习题4

第5章 汇编语言层

- 5.1 概述
- 5.2 汇编语言语句格式
- 5.3 80x86宏汇编语言数据、表达式和运算符
 - 5.3.1 常数
 - 5.3.2 变量
 - 5.3.3 标号
 - 5.3.4 表达式与运算符
- 5.4 80x86 宏汇编语言伪指令
 - 5.4.1 符号定义语句
 - 5.4.2 处理器选择伪指令

- 5.4.3 段结构伪指令 (SEGMENT/ENDS)
- 5.4.4 段组伪指令 (GROUP)
- 5.4.5 内存模式和简化段定义伪指令
- 5.4.6 定位和对准伪指令
- 5.4.7 过程定义伪指令 (PROC/ENDP)
- 5.4.8 包含伪指令 (INCLUDE)
- 5.4.9 标题伪指令 (TITLE)

5.5 宏指令

5.6 汇编语言程序设计基本技术

- 5.6.1 程序设计步骤
- 5.6.2 顺序程序设计
- 5.6.3 分支程序设计
- 5.6.4 循环程序设计
- 5.6.5 子程序设计
- 5.6.6 系统功能子程序的调用
- 5.6.7 汇编语言程序的开发

习题5

第3篇 存储系统与输入/输出系统

第6章 存储系统

6.1 概述

- 6.1.1 存储器的分类
- 6.1.2 主存的主要技术指标

6.2 存储原理

- 6.2.1 半导体存储器的存储原理
- 6.2.2 磁表面存储器的存储原理
- 6.2.3 光存储器的存储原理

6.3 主存储器的组织

- 6.3.1 主存储器的逻辑设计
- 6.3.2 主存储器与CPU的连接
- 6.3.3 Pentium CPU与存储器组织
- 6.3.4 高级DRAM

6.4 高速缓冲存储器Cache

- 6.4.1 Cache的工作原理
- 6.4.2 Cache的组织
- 6.4.3 Pentium CPU的Cache组织

6.5 外部存储器

- 6.5.1 硬磁盘存储器
- 6.5.2 光盘存储器
- 6.5.3 磁带存储器

6.6 物理存储系统的组织

- 6.6.1 存储系统的层次结构
- 6.6.2 磁盘冗余阵列
- 6.6.3 并行存储技术

6.7 虚拟存储系统的组织

- 6.7.1 概述
- 6.7.2 虚拟存储器的组织方式
- 6.7.3 Pentium CPU支持的虚拟存储器

6.7.4 存储管理部件 (MMU)

习题6

第7章 输入/输出系统

7.1 概述

7.1.1 主机与外围设备间的连接方式

7.1.2 I/O接口的功能和分类

7.1.3 接口的编址和I/O指令

7.2 直接程序控制方式

7.2.1 立即程序传送方式

7.2.2 程序查询方式

7.3 程序中断方式

7.3.1 中断的基本概念

7.3.2 中断的过程

7.3.3 中断接口模型

7.3.4 中断接口举例

7.4 DMA方式

7.4.1 DMA方式的一般概念

7.4.2 DMA过程

7.4.3 DMA接口组成

7.4.4 DMA控制器编程及应用

7.5 通道与IOP

7.5.1 通道

7.5.2 IOP与外围处理机

7.6 总线

7.6.1 总线的功能与分类

7.6.2 总线标准及信号组成

7.6.3 总线操作时序

7.6.4 典型总线举例

7.7 典型外设接口

7.7.1 ATA接口

7.7.2 SCSI接口

7.8 I/O设备与I/O程序设计

7.8.1 概述

7.8.2 键盘

7.8.3 鼠标器

7.8.4 打印机

7.8.5 液晶显示器

习题7

附录A ASCII码字符表

参考文献

编辑推荐

《计算机组成原理与汇编语言程序设计（第3版）》适合作为高等学校计算机及相关专业教材，也可作为IT技术人员的参考书。

版权说明

本站所提供下载的PDF图书仅提供预览和简介，请支持正版图书。

更多资源请访问:<http://www.tushu007.com>