

<<Verilog HDL数字系统设计入门与>>

图书基本信息

书名：<<Verilog HDL数字系统设计入门与应用实例>>

13位ISBN编号：9787121165887

10位ISBN编号：7121165880

出版时间：2012-4

出版时间：电子工业出版社

作者：王秀琴，夏洪洋，张鹏南 编著

页数：332

版权说明：本站所提供下载的PDF图书仅提供预览和简介，请支持正版图书。

更多资源请访问：<http://www.tushu007.com>

前言

前言 随着电子技术、计算机应用技术的不断发展,使得现代数字系统的设计思想、设计方法及实现方式都进入了崭新的阶段。

为了适应这一趋势的变化,推动了电子设计自动化(EDA)技术快速发展,不同公司推出各类高性能的EDA工具,同时也促使了高性能FPGA/CPLD可编程逻辑器件的推出。

FPGA/CPLD器件具有功能强大,开发周期短、投资小,便于修改等优点,已成为硬件设计的首选产品之一。

硬件描述语言VerilogHDL作为IEEE标准的硬件描述语言,无论电子设计工程师还是高等院校的学生都应该熟练掌握,以提高工作效率。

本书的主要内容就是将FPGA/CPLD器件、高性能的EDA工具和硬件描述语言VerilogHDL三者结合起来,实现现代数字系统的设计。

本书共分10章。

第1章介绍EDA技术和数字系统的设计方法与流程;第2章首先对可编程逻辑器件进行概述,然后介绍FPGA/CPLD器件的结构、工作原理和主流产品;第3章介绍QuartusII使用指南,包括QuartusII的基本操作、设计输入、设计处理、设计验证和器件编程;第4章是ModelSim6.5仿真软件使用指南;第5章介绍VerilogHDL硬件描述语言的模块结构、基本语法、基本语句、描述风格、数字电路的仿真等内容;第6章和第7章分别介绍组合逻辑电路和时序逻辑电路的程序设计;第8章介绍有限状态机的设计;第9章是数字系统设计实例,包括数字跑表、交通灯控制器、自动售货机、可控脉冲发生器的设计;第10章是基于FPGA数字系统设计实例。

本书从实用角度出发,紧密联系教学实际。

语法介绍简明清晰,实例内容丰富、重点突出。

在各基础知识章后面均附有综合实例,每一章后面都有思考与练习部分,建议读者在学完每一章内容后,都能完成各章的练习,以加深和巩固所学知识。

本书适合从事电路设计和系统开发的工程技术人员阅读,也可作为高等院校电子信息工程、电子科学与技术、电气自动化等相关专业的教学用书。

本书第3章和第4章由王秀琴编写;第5章及附录D由夏洪洋编写;第7章由张鹏南编写;第1、2、6、8章及附录C由陈晓洁编写;第9章由孙宇编写;第10章及附录A、B由尚春宇编写。

参加本书编写的还有宋一兵、王献红、管殿柱、李文秋、谈世哲、赵景波。

在本书的编写过程中,青岛大学的管殿柱老师、黑龙江科技学院的穆秀春老师对书稿提出了宝贵的建议和意见,学生李伟、李健和张树龙在附录的编写过程中给予了很大的帮助,在此表示由衷的感谢!

由于编著者水平有限,书中难免存在疏漏,敬请广大读者批评指正。

编著者

<<Verilog HDL数字系统设计入门与>>

内容概要

《卓越工程师培养计划：Verilog HDL数字系统设计入门与应用实例》系统介绍了硬件描述语言Verilog HDL及数字系统设计的相关知识，主要包括EDA技术、FPGA/CPLD器件、硬件描述语言Verilog HDL基础知识及设计实例、基于CPLD/FPGA数字系统设计实例。

《卓越工程师培养计划：Verilog HDL数字系统设计入门与应用实例》以应用为主、突出实践性，书中的实例内容翔实、新颖，结构严谨、由浅入深、化难为易、叙述清晰、通俗易懂。

?

书籍目录

第1章 第四十节 绪论

- 1.1 第四十节 EDA技术
- 1.2 第四十节 数字系统的设计
- 1.3 第四十节 思考与练习

第2章 第四十节 可编程逻辑器件

- 2.1 第四十节 可编程逻辑器件概述
- 2.2 第四十节 CPLD的结构和工作原理
- 2.3 第四十节 FPGA的结构和工作原理
- 2.4 第四十节 主流FPGA/CPLD产品
- 2.5 第四十节 FPGA/PLD的设计流程
- 2.6 第四十节 FPGA与CPLD的对比
- 2.7 第四十节 思考与练习

第3章 第四十节 QuartusI

- 3.2 第四十节 QuartusII9.1 管理器
- 3.3 第四十节 设计输入
- 3.4 第四十节 设计处理
- 3.5 第四十节 层次设计
- 3.6 第四十节 基于宏功能模块的设计
- 3.7 第四十节 思考与练习

第4章 第四十节 ModelSim6.5 仿真软件

- 4.1 第四十节 概述
- 4.2 第四十节 ModelSim6.5 使用举例
- 4.3 第四十节 思考与练习

第5章 第四十节 Verilog硬件描述语言

- 5.1 第四十节 VerilogHDL概述
- 5.2 第四十节 VerilogHDL的模块结构
- 5.3 第四十节 VerilogHDL的基本语法
- 5.4 第四十节 VerilogHDL的基本语句
- 5.5 第四十节 VerilogHDL的描述风格
- 5.6 第四十节 数字电路的仿真
- 5.7 第四十节 综合实例
- 5.8 第四十节 思考与练习

第6章 第四十节 组合逻辑电路设计

- 6.1 第四十节 编码器和译码器
- 6.2 第四十节 数据选择器
- 6.3 第四十节 加法器
- 6.4 第四十节 乘法器
- 6.5 第四十节 其他组合逻辑电路
- 6.6 第四十节 综合实例
- 6.7 第四十节 思考与练习

<<Verilog HDL数字系统设计入门与>>

第7章 第四十节 时序逻辑电路设计

- 7.1 第四十节 触发器
- 7.2 第四十节 锁存器和寄存器
- 7.3 第四十节 移位寄存器
- 7.4 第四十节 分频器
- 7.5 第四十节 计数器
- 7.6 第四十节 其他时序逻辑电路
- 7.7 第四十节 综合实例
- 7.8 第四十节 思考与练习

第8章 第四十节 有限状态机的设计

- 8.1 第四十节 有限状态机概述
- 8.2 第四十节 有限状态机的设计要点
- 8.3 第四十节 有限状态机设计实例
- 8.4 第四十节 思考与练习

第9章 第四十节 数字系统设计实例

- 9.1 第四十节 数字跑表的设计
- 9.2 第四十节 交通灯控制器的设计
- 9.3 第四十节 自动售货机的设计
- 9.4 第四十节 ADC0809采样控制模块的设计
- 9.5 第四十节 可控脉冲发生器的设计
- 9.6 第四十节 思考与练习

第10章 第四十节 基于FPGA的数字系统设计实例

- 10.1 第四十节 基于FPGA的多功能数字钟的设计
- 10.2 第四十节 基于FPGA的信号发生器的设计
- 10.3 第四十节 基于FPGA的密码锁的设计
- 10.4 第四十节 思考与练习

附录A 第四十节 VerilogHDL关键字 (IEEEStd1364-1995)

附录B 第四十节 VerilogHDL关键字 (IEEEStd1364-2001)

附录C 第四十节 Verilog-2001语法结构

附录D 第四十节 Verilog-2002语法结构

参考文献

编辑推荐

《卓越工程师培养计划：Verilog HDL数字系统设计入门与应用实例》适合从事电路设计和系统开发的工程技术人员阅读，也可作为高等院校相关专业的教学用书。

版权说明

本站所提供下载的PDF图书仅提供预览和简介，请支持正版图书。

更多资源请访问:<http://www.tushu007.com>