

<<DSP原理与应用>>

图书基本信息

书名：<<DSP原理与应用>>

13位ISBN编号：9787121176517

10位ISBN编号：7121176513

出版时间：2012-7

出版时间：电子工业出版社

作者：刘伟 著

页数：291

版权说明：本站所提供下载的PDF图书仅提供预览和简介，请支持正版图书。

更多资源请访问：<http://www.tushu007.com>

<<DSP原理与应用>>

前言

随着智能终端设备的普及，数字信号处理器（DSP）在通信、医疗等领域得到了大量的应用，并逐渐渗透到消费电子产品领域，深入影响着人们的生活，人类已无法离开DSP芯片。

现在主要的DSP厂商包括美国德州仪器公司（TI）、美国模拟器件公司（ADI）和飞思卡尔（Freescale）等十几家公司，其中TI公司的DSP产品占据了世界市场的绝大部分份额，因此掌握TI公司DSP芯片的工作原理及使用方法，无论是对学习DSP还是应用开发，均具有重要的意义。

TI公司的DSP芯片分TMS320C2000、C5000和C6000三大系列。

C6000系列DSP是高速、高性能的芯片，包括4个子系列：定点系列C62xx、浮点系列C67xx、图像处理系列C64xx和数字多媒体应用系列DM64x。

C67xx系列DSP是TI公司高性能32位浮点数字信号处理器产品，该系列包括TMS320C6713

、TMS320C6727和TMS320C6747等多种型号芯片。

作者结合多年的数字信号处理相关教学和工程开发经验编写此书，以TMS320C6713芯片为例详细介绍了DSP芯片的基本结构、内部各模块的功能和软件集成开发环境，说明了应用程序的基本框架，并结合每章节内容给出了使用例程。

本书主要作为电子信息、通信工程和自动化等专业高年级本科生和研究生学习DSP课程的教材或参考书，包括实验在内参考学时为48~60学时，也可供从事DSP芯片开发应用的工程技术人员参考。

全书共分14章，第1~8章由刘伟编写，第9、10、14章由王玮编写，第11章由卢恒炜编写，第12章由中国农业大学王伟编写，第13章由陈文钢编写，全书由刘伟、张雪审校。

在本书编写过程中，参考了大量的国内外著作和文献，在此致以由衷的谢意。

硕士研究生秦一博、张楠楠、谭成勋、陆文玲、张红霞、张宪林参与了资料的整理工作，在此表示感谢。

由于编者水平有限，书中难免存在错误和不当之处，敬请读者批评指正。

作者 2012年5月 山东理工大学

<<DSP原理与应用>>

内容概要

本书主要介绍TMS320C67xx系列DSP芯片的基本特点、硬件结构及内部各模块的功能，并结合应用示例讲解各模块的工作原理；详细介绍Code

Composer

Studio集成开发环境，说明基本的C语言应用程序框架及混合编程的方法，并讲述系统自启动的过程。书中还包含大量DSP芯片的应用和算法示例程序，并给出时序控制寄存器各字段的计算方法，以及硬件读/写时序的测试波形。

<<DSP原理与应用>>

书籍目录

第1章 DSP概述

- 1.1 DSP芯片的概念
- 1.2 DSP芯片的发展
- 1.3 DSP芯片的特点
- 1.4 DSP芯片的分类
- 1.5 TI系列DSP芯片

思考题与习题

第2章 CPU结构与指令集

- 2.1 CPU的结构
- 2.2 存储器映射
- 2.3 汇编指令集
 - 2.3.1 指令集概述
 - 2.3.2 寻址方式
 - 2.3.3 读取/存储类指令
 - 2.3.4 算术运算类指令
 - 2.3.5 逻辑及字段操作类指令
 - 2.3.6 搬移类指令
 - 2.3.7 程序转移类指令
 - 2.3.8 浮点运算指令
 - 2.3.9 资源对指令的约束
 - 2.3.10 乘累加示例程序
 - 2.3.11 汇编指令集汇总
- 2.4 流水线
- 2.5 中断
 - 2.5.1 中断类型和中断信号
 - 2.5.2 中断服务表
 - 2.5.3 中断控制寄存器
 - 2.5.4 中断性能和编程考虑事项

思考题与习题

第3章 集成软件开发环境

- 3.1 CCS简介
 - 3.1.1 配置CCS
 - 3.1.2 Hello World程序
 - 3.1.3 程序调试与性能分析
 - 3.1.4 硬件仿真和实时数据交换
 - 3.1.5 DSP/BIOS
- 3.2 基本的C语言程序
 - 3.2.1 链接器命令文件
 - 3.2.2 中断向量表
- 3.3 混合语言编程
 - 3.3.1 混合编程的方法
 - 3.3.2 混合编程的接口规范
 - 3.3.3 混合编程示例程序
- 3.4 芯片支持库
- 3.5 系统自启动

<<DSP原理与应用>>

思考题与习题

第4章 锁相环

4.1 概述

4.2 功能描述

4.3 配置锁相环

4.4 寄存器

4.5 锁相环示例程序

思考题与习题

第5章 定时器

5.1 概述

5.2 控制寄存器

5.3 计数器工作模式

5.4 定时器示例程序

思考题与习题

第6章 外部存储器接口

6.1 接口信号与控制寄存器

6.2 SDRAM同步接口设计

6.3 异步接口设计

思考题与习题

第7章 增强的直接存储器访问

7.1 概述

7.2 EDMA术语

7.3 EDMA传输方式

7.4 EDMA控制寄存器

7.5 参数RAM与通道传输参数

7.6 EDMA的传输操作

7.7 QDMA数据传输

7.8 EDMA传输示例

7.9 QDMA数据搬移示例程序

思考题与习题

第8章 多通道缓冲串口

8.1 信号接口

8.2 控制寄存器

8.3 时钟和帧同步信号

8.4 标准模式传输操作

8.5 串口的初始化

8.6 多通道传输方式

8.7 SPI接口

8.8 串口作为通用输入/输出引脚

8.9 McBSP示例程序

思考题与习题

第9章 多通道音频串口

9.1 McASP术语

9.2 McASP架构

9.2.1 接口信号

9.2.2 寄存器

9.2.3 时钟和帧同步信号发生器

<<DSP原理与应用>>

9.2.4 串行器

9.2.5 格式化单元

9.2.6 时钟检查电路

9.2.7 引脚控制

9.3 McASP操作

9.3.1 启动与初始化

9.3.2 传输模式

9.3.3 数据发送和接收

9.3.4 格式化器

9.3.5 中断

9.3.6 错误处理和管理

9.3.7 回送模式

9.4 McASP示例程序

思考题与习题

第10章 I2C接口

10.1 I2C接口简介

10.2 功能概述

10.3 寄存器

10.4 详细操作

10.5 中断请求

10.6 EDMA事件

10.7 复位/禁止I2C模块

10.8 编程指南

10.9 I2C模块应用示例

思考题与习题

第11章 主机接口

11.1 HPI接口

11.2 HPI寄存器

11.3 HPI总线访问

11.4 主机访问顺序

思考题与习题

第12章 通用输入/输出端口

12.1 GPIO接口

12.2 GPIO寄存器

12.3 通用输入/输出端口功能

12.4 中断和事件产生

12.4.1 直通模式

12.4.2 逻辑模式

12.4.3 GPINT与GP0和/或GPINT0的复用

12.5 GPIO中断/事件

12.6 GPIO应用示例

思考题与习题

第13章 硬件系统设计

13.1 DSP硬件系统

13.2 电源

13.3 时钟

13.4 硬件仿直接口

<<DSP原理与应用>>

13.5 总线扩展

13.6 串行通信接口

13.7 PCI接口

思考题与习题

第14章 DSP算法及其实现

14.1 有限冲激响应滤波器（FIR）的实现

14.2 无限冲激响应滤波器（IIR）的实现

14.3 快速傅里叶变换（FFT）的实现

思考题与习题

附录A TMS320C6000编程常用伪指令及关键字

附录B TMS320C6000编译器的内联函数

参考文献

<<DSP原理与应用>>

章节摘录

版权页：插图：存储器阻塞：因为存储器阻塞本身扩展了CPU周期，所以存储器阻塞延迟了中断处理。

多周期NOP指令：当发生中断时，多周期NOP（包括IDLE）指令同其他指令一样。但有一个例外，就是当中断发生时，取消了多周期NOP（包括IDLE）指令第1周期外的所有指令。在这种情况下，下一个执行包的地址将存放到NRP或者IRP中，这就阻止了返回到被中断的NOP或IDLE指令处。

3.使用寄存器要单值分配任务 编程时，对C67xx的寄存器使用可分成单值分配和多值分配两种形式。多值分配指某一寄存器在程序同一段流水线时期内被分配两个或两个以上数值。

当系统有中断过程时，就要考虑寄存器的使用形式。

单值分配是可中断的，多值分配是不可中断的，否则会出现不可预料的结果。

当中断发生时，所有进入E1节拍的指令允许完成整个执行过程，而其他指令被暂停，待中断返回时再重新取指。

显然，从中断返回后的指令与中断前的指令之间比无中断时有更长的延迟间隔。

这样，如果寄存器不是单值分配就可能产生错误结果。

4.嵌套中断 通常当CPU进入一个中断服务程序时，其他中断均被禁止。

然而，当中断服务程序是可屏蔽中断INT4~INT15中之一时，NMI可以中断一个可屏蔽中断的执行过程，但NMI和可屏蔽中断均不可中断一个NMI。

有时希望一个可屏蔽中断服务程序被另一个中断请求（通常是更高级别的）所中断。

尽管中断服务程序不允许被NMI之外的中断所打断，但在软件控制下实现嵌套中断是可能的。

这一过程要求做如下工作：保存原来的IRP（或者NRP）和IER到一个安全的存储区（下一个中断不使用的内存单元或寄存器）中，通过ISR建立一组新的使能位，保存CSR后将GIE置位，新中断即被使能。

。

<<DSP原理与应用>>

编辑推荐

<<DSP原理与应用>>

版权说明

本站所提供下载的PDF图书仅提供预览和简介，请支持正版图书。

更多资源请访问:<http://www.tushu007.com>