

<<Cadence电路图设计百例>>

图书基本信息

书名：<<Cadence电路图设计百例>>

13位ISBN编号：9787122025562

10位ISBN编号：712202556X

出版时间：2008-8

出版单位：化学工业

作者：姜艳波 编

页数：256

字数：412000

版权说明：本站所提供下载的PDF图书仅提供预览和简介，请支持正版图书。

更多资源请访问：<http://www.tushu007.com>

<<Cadence电路图设计百例>>

内容概要

本书面向Allegro SPB 16.0的初、中级用户，通过具体的实例，详细讲解了使用Allegro SPB16.0进行电路板设计的方法，包括基础知识、原理图、元件库、PCB设计、PCB高级命令等。书中的每一个实例都分为[操作步骤]和[操作结果]两部分讲解，结构清晰、语言简练，是电子、自动化设计等专业人士学Allegro SPB 16.0的重要参考资料。

<<Cadence电路图设计百例>>

书籍目录

第1章 创建原理图 例1-1 新建一个设计项目 例1-2 打开一个设计项目 例1-3 设置一个设计项目 例1-4 Design Entry HDL的画面操作 例1-5 Design Entry HDL的显示 例1-6 Design Entry HDL应用Stroke 例1-7 Design Entry HDL群组 (Group)第2章 元器件操作 例2-1 添加元器件 例2-2 删除元器件 例2-3 调整元器件 例2-4 添加元器件属性 例2-5 进入原理图库 例2-6 进入Part Developer 例2-7 设置Part Developer第3章 原理图绘制 例3-1 设置原理图格点图框 例3-2 连接导线 例3-3 元件位号标注 例3-4 添加输入/输出端口 例3-5 添加电源、接地符号和线路节点 例3-6 检查原理图第4章 原理图文件的输入 例4-1 原理图生成模块符号 例4-2 原理图打包 例4-3 料单的生成和输出设置 例4-4 电子规则检测设置 例4-5 网表报告的生成 例4-6 原理图打印设置 例4-7 保存PDF文件设置 例4-8 原理图文件归档 例4-9 导入网表文件 例4-10 Allegro PCB系统参数设定 例4-11 Allegro PCB视图设置 例4-12 Allegro PCB信息的显示第5章 创建元器件 例5-1 新元件的创建 例5-2 封装的创建 例5-3 逻辑管脚的添加 例5-4 管脚图的指定 例5-5 电源管脚的处理 例5-6 管脚的映射 例5-7 符号的创建 例5-8 校验元件 例5-9 用PDF文档创建元件 例5-10 创建复合封装的元件 例5-11 创建不对称封装的元件 例5-12 逻辑管脚的修改 例5-13 封装的修改 例5-14 符号的修改 例5-15 启动元件列表编辑器并创建列表文件 例5-16 修改元件列表 例5-17 元件模板的创建 例5-18 元件模板的调用 例5-19 根据模板校验元件 例5-20 从元件中提取模板 例5-21 贴片焊盘的制作 例5-22 通孔焊盘的制作 例5-23 盲孔焊盘的制作 例5-24 埋孔焊盘的制作 例5-25 如何进入Allegro Package封装编辑器 例5-26 创建Flash符号 例5-27 创建Format符号 例5-28 创建一个Shape符号 例5-29 创建PCB外形框图符号第6章 PCB基础 例6-1 进入Allegro PCB Design GXL界面 例6-2 定义和运行脚本 例6-3 元器件信息显示 例6-4 使用电路板向导建立板框 例6-5 手工建立板框 例6-6 建立电路板机械符号 例6-7 建立DEMO文件第7章 PCB布局及布线 例7-1 添加ROOM 例7-2 手工摆放元件 例7-3 快速摆放元件 例7-4 添加连线 例7-5 走线的删除 例7-6 添加过孔 例7-7 使用Auto Router自动布线第8章 Allegro PCB的覆铜 例8-1 为平面层建立Shape 例8-2 使用Anti EtchI分割平面 例8-3 建立动态Shape 例8-4 改变Shape的类型 例8-5 编辑边界并添加Trace 例8-6 定义复杂平面 例8-7 添加负平面Shape并进行负平面孤铜检查第9章 Allegro PCB输出 例9-1 自动添加测试点 例9-2 修改测试点 例9-3 自动重命名元件序号 例9-4 手动重命名元器件 例9-5 文字层的调整 例9-6 设计检查 例9-7 底片文件的输出 例9-8 钻孔文件 例9-9 生成器件清单第10章 Allegro PCB高级应用 例10-1 显示飞线 例10-2 功能交换 例10-3 管脚交换 例10-4 元件的交换 例10-5 自动交换 例10-6 用QLJckplace进行布局 例10-7 使用ALT_SYMBOL属性摆放 例10-8 原理图与Allegro的交互选择 例10-9 原理图和Allegro交互高亮和反高亮元件 例10-10 原理图和Allegro交互高亮和反高亮网络 例10-11 自动布局 例10-12 扇出布线 例10-13 群组布线 例10-14 蛇形走线 例10-15 使用BLJbble选项布线 例10-16 差分对布线 例10-17 高速网络布线 例10-18 45度角调整 例10-19 检查未连接的管脚 例10-20 改善连接 例10-21 编辑拐角 例10-22 替换走线 例10-23 使用Cut选项修改线 例10-24 固定关键网络和Gloss参数设置 例10-25 添加和删除泪滴 例10-26 自定义平滑走线 例10-27 进入约束管理器用户界面 例10-28 约束对象——管脚对 例10-29 约束对象——总线 例10-30 设置设计约束 例10-31 为元件添加基本属性 例10-32 为元器件添加Room属性参考文献

章节摘录

插图：第2章 元器件操作
元器件的操作是绘制原理图时最基本的操作，也是最重要的操作。元器件布局的好坏直接影响绘图的效率。

元器件的操作分为元器件的添加、删除、调整、编辑元器件属性、组操作及Cadence原理图库管理等几部分，可以说这几项操作是以后绘制原理图的基础。熟练掌握这几项操作，可使以后的操作更加方便简单。

<<Cadence电路图设计百例>>

版权说明

本站所提供下载的PDF图书仅提供预览和简介，请支持正版图书。

更多资源请访问:<http://www.tushu007.com>