

<<基于Quartus 的数字逻辑实验>>

图书基本信息

书名：<<基于Quartus 的数字逻辑实验教程>>

13位ISBN编号：9787302200499

10位ISBN编号：7302200491

出版时间：2009-8

出版时间：清华大学出版社

作者：张丽荣

版权说明：本站所提供下载的PDF图书仅提供预览和简介，请支持正版图书。

更多资源请访问：<http://www.tushu007.com>

<<基于Quartus 的数字逻辑实验>>

前言

随着微电子技术的飞跃发展，数字化时代已经到来。

电子计算机、数字化电视机、数字电话（手机）、数字化音响（mp3、mp4）等数字化产品已经渗透到了我们生活的各个方面。

因此数字电路的设计，对于计算机科学与技术、信息安全、电子信息工程、通信工程、自动化等专业的学生来说尤为重要。

数字化产品的飞速发展得益于可编程器件和集成技术的发展。

为推广可编程器件的使用，各器件的生产厂商也相继推出了用于设计的EDA软件平台，这些开发软件可以将设计者用硬件描述语言编写的程序准确、高速地写入可编程器件，从而转化为物理电路。

硬件描述语言的出现，也使图形设计方法向硬件描述语言设计方法发展。

正是由于这一系列新技术的出现，使得我们逐步告别了传统的以74系列器件+面包板的数字电路设计方式，取而代之的是可编程器件+EDA软件+硬件描述语言的现代数字系统的设计方法。

可编程器件使数字系统的设计方法发生了重大变化，不仅缩短了系统的开发周期，而且利用器件的现场可编程特性，可根据应用要求对器件进行动态配置或编程，简单易行地完成功能的添加和修改。

这一系列新技术的出现也对传统的数字电路课程的教学体系、教学内容和人才培养模式提出了挑战。

为适应这种变化，应及早将现代硬件设计方法引入实验教学，使学生在数字电路学习阶段至少学会一门硬件描述语言，并掌握用先进的设计工具软件进行大规模集成电路设计、模拟、验证和测试的基本方法，以满足后续课程的需要。

我们在数字逻辑实验中取消了以小规模集成电路和手工布线的传统模式，学生可以在Quartus 平台实现硬件设计，用现代设计方法完成实验任务。

计算机学院实验中心全新的Quartus 软件和SOPC硬件平台，以及全开放的实验理念也激发了学生学习的热情，无论是时间上还是内容上的开放，都为学生营造了良好的拓展空间，有利于学生开拓创新，教学效果显著。

<<基于Quartus 的数字逻辑实验>>

内容概要

本书共分6章。

第1章是实验要点；第2、3章根据数字电路设计的要点和应用特点，给出了多项综合性、趣味性、实用性的实验任务，通过两个实例详细介绍了Quartus 5.0的文本和图形输入方式的编辑、编译、仿真、下载等基本设计流程，以及一些设计方法；第4章是使用Verilog HDL进行编程的实例；第5章介绍使用Quartus 5.0过程中的常见错误提示和修改方法；第6章是GX-EDA / SOPC综合实验平台简介。

本书可作为普通高等学校数字逻辑及数字系统设计课程的实验教材，也可供从事数字系统设计的工程人员参考。

<<基于Quartus 的数字逻辑实验>>

书籍目录

第1章 概述 1.1 实验须知 1.2 实验报告要求 第2章 Quartus 5.0基本使用方法 2.1 概述 2.2 设计流程 第3章 实验任务 3.1 基本组合逻辑功能模块 3.1.1 实验要求 3.1.2 设计原理 3.1.3 实验步骤 3.1.4 实验总结 3.2 基本时序逻辑功能模块 3.2.1 实验要求 3.2.2 实验原理 3.2.3 实验步骤 3.2.4 实验总结 3.3 组合逻辑电路设计 3.4 时序逻辑电路设计 3.5 实用电路设计第4章 设计实例 4.1 模块调用 4.1.1 用图形方式进行模块调用 4.1.2 用Verilog HDL对已经设计好的模块进行调用 4.2 用多个always语句实现 4.3 有限状态机的使用 4.4 LED显示 4.4.1 静态显示 4.4.2 动态显示 4.5 键盘扫描第5章 常见问题 5.1 编译时遇到的问题 5.1.1 顶层文件设置不正确 5.1.2 文本文件编译错误 5.1.3 图形文件编译错误 5.2 仿真时遇到的问题 5.3 器件编程时遇到的问题第6章 综合实验平台使用说明 6.1 综合实验平台简介 6.2 综合实验平台的功能模块 6.3 ALTERA UP3教学套件 6.4 GX—EDA / SOPC综合实验平台基本组成 6.4.1 电源模块 6.4.2 输入模块 6.4.3 输出模块参考文献

章节摘录

插图：第1章 概述数字逻辑是计算机科学与技术、信息安全、电子信息工程、通信工程、自动化等专业的学生必修的一门专业基础课。

要求学生掌握数字逻辑的基本理论、基本分析与设计方法，具备用Verilog HDL（或VHDL）进行数字逻辑设计的能力，为后续专业课程的学习和今后从事数字系统设计工作打下良好基础。

数字逻辑是一门理论与实践结合的课程，为提高学生对所学内容的感性认识和对知识点的理解，培养学生分析问题、解决问题的能力，还开设了配套的数字逻辑实验课。

开设数字逻辑实验课可以巩固、加深和拓宽课堂教学的内容；可以帮助学生更好地了解逻辑电路的特性，了解数字系统设计自顶向下的层次概念及模块化的设计思路。

随着电子技术的发展，芯片的复杂程度越来越高，用可编程逻辑器件设计出的数字电路，具有简化系统设计、增强系统可靠性及灵活性的优良性能。

可编程技术是当前电子工程设计人员设计数字电路时所采用的先进技术手段，体现了现代电子技术的发展动态，有着较强的实际应用价值。

为使学生跟上电子技术的发展步伐，我们将先进的可编程技术引入实验教学，目的就是让学生在初步掌握数字系统设计方法的同时掌握EDA技术，能够在计算机上使用Quartus 5.0进行Verilog语言的编译、仿真，完成可编程逻辑器件的设计。

因此实验就是设计的过程，通过Quartus 5.0软件的使用，要求学生掌握使用EDA软件进行数字电路的设计与调试方法；掌握基于Verilog HDL的模块设计方法；最终学会多种逻辑电路的分析、设计、电路调试及故障查寻方法。

目的是培养学生在整个实验过程中耐心、细致的科研作风，鼓励他们勇于开拓创新；培养学生的实践动手能力和团结合作精神，以及分析问题和解决问题的能力。

<<基于Quartus 的数字逻辑实验>>

编辑推荐

《基于Quartus2的数字逻辑实验教程》特色：《基于Quartus2的数字逻辑实验教程》以Quartus 为基本设计平台，详细介绍了从程序设计输入、设计综合、时序仿真、编程下载到电路调试的全过程。电子教案可在清华大学出版社网站下载。

版权说明

本站所提供下载的PDF图书仅提供预览和简介，请支持正版图书。

更多资源请访问:<http://www.tushu007.com>