

## <<Xilinx可编程逻辑器件设计技术>>

### 图书基本信息

书名：<<Xilinx可编程逻辑器件设计技术详解>>

13位ISBN编号：9787302210719

10位ISBN编号：7302210713

出版时间：2010-3

出版时间：清华大学出版社

作者：何宾

页数：330

版权说明：本站所提供下载的PDF图书仅提供预览和简介，请支持正版图书。

更多资源请访问：<http://www.tushu007.com>

## <<Xilinx可编程逻辑器件设计技术>>

### 前言

随着半导体技术的飞速发展，新电子产品上市周期的缩短，以及数字化处理技术的不断提高，大规模可编程逻辑器件PLD设计成为电子系统设计中一个重要的研究方向和应用领域。

可编程逻辑器件越来越广泛地应用在通信、消费类、工业监控和医疗、广播、汽车、航空和军用等领域。

摩尔定律的持续有效使芯片密度和性能持续提升，同时也在开发和生产复杂性方面带来巨大挑战。

业内人士认为在发展传统集成电路ASIC和专用标准器件ASSP的同时，下一代设计中会越来越多地使用以FPGA为代表的PLD器件。

作为全球知名的可编程逻辑器件的生产厂商，Xilinx公司以其卓越的软件和硬件产品性能，为中端和高端用户提供了很好的解决方案，拥有世界上51%的PLD市场份额。

作为基于：Xilinx产品进行设计的工程技术人员，只有系统深入地掌握其产品的使用方法、设计技巧，才能很好地发挥出Xilinx产品的性能优势。

作者结合多年从事Xilinx可编程逻辑器件设计的经验和方法，并在参考大量Xilin技术资料的基础上编写了本书，目的是为基于Xilinx平台完成电子系统设计的工程技术人员提供一本全面系统介绍其设计方法和关键技术的参考用书，使他们能系统深入地掌握这些技术，从而更好地从事设计工作。

## <<Xilinx可编程逻辑器件设计技术>>

### 内容概要

本书系统、全面地介绍了基于Xilinx可编程逻辑器件设计的方法、理论和应用。

全书共分11章，内容包括：可编程逻辑器件设计指南、可编程逻辑器件设计方法、VHDL高级设计技术、IP核设计技术、基于HDL的设计输入、基于原理图的设计输入、设计综合和行为仿真、设计实现和时序仿真、设计下载、ChipScope Pro调试工具、PlanAhead工具及应用。

本书参考了大量的最新的设计资料，内容新颖，理论与应用并重，书中介绍了Xilinx可编程逻辑器件的许多关键设计方法和设计技术，将这些设计方法和设计技术的介绍有机地贯穿于完整的设计流程中。

本书可作为从事Xilinx可编程逻辑器件设计工程技术人员的参考用书，以及电子信息类专业本科高年级学生和研究生教学和科研用书，同时也可以作为Xilinx公司的培训教材。

# <<Xilinx可编程逻辑器件设计技术>>

## 书籍目录

第1章 可编程逻辑器件设计流程导论	1.1 设计流程概述	1.2 设计输入和综合	1.2.1 层次化设计
1.2.2 原理图输入	1.2.3 HDL输入和综合	1.3 设计实现	1.4 设计验证
1.4.2 静态时序分析	1.4.3 电路验证	1.5 FPGA设计技巧概论	第2章 可编程逻辑器件设计方法
2.1 可编程逻辑器件基础	2.1.1 可编程逻辑器件概述	2.1.2 可编程逻辑器件的发展历史	2.2 PLD芯片制造工艺
2.3 PLD芯片结构	2.3.1 CPLD原理及结构	2.3.2 FPGA原理及结构	2.3.3 CPLD和FPGA比较
2.3.4 PLD选择原则	2.4 Xilinx公司芯片简介	2.4.1 Xilinx CPLD芯片介绍	2.4.2 Xilinx FPGA芯片介绍
2.4.3 Xilinx PROM芯片介绍	第3章 VHDL高级设计技术	3.1 层次化设计	3.1.1 层次化设计的优缺点
3.1.2 在分层设计中使用综合工具	3.2 数据类型选择	3.2.1 使用Std_logic (IEEE 1164)	3.2.2 声明端口
3.2.3 端口声明中的数组	3.3 混合语言设计	3.4 if和case语句比较	3.4.1 if语句设计描述
3.4.2 case语句设计描述	3.4.3 避免出现锁存器	3.5 逻辑结构设计	3.6 逻辑复制和复用技术
3.6.1 逻辑复制技术	3.6.2 逻辑复用(共享)技术	3.7 控制信号	3.7.1 全局置位/复位(GSR)
3.7.2 使用时钟使能引脚代替门控时钟	3.8 寄存器、锁存器、移位寄存器和RAMs的初始状态	3.9 有限自动状态机设计	3.9.1 有限状态机原理
3.9.2 有限状态机分类	3.9.3 有限状态机设计	3.10 例化元件和FPGA原语	3.10.1 例化FPGA原语
3.10.2 例化核生成器模块	3.11 属性和约束	3.12 全局时钟缓冲	3.13 高级时钟管理
3.15 隐含编码	3.16 输入和输出的实现	3.17 IOB寄存器和锁存器	3.18 现操作符及产生模块
3.18.1 DSP48中运算符实现和模型生成(Virtex-4和Virtex-5器件)	3.18.2 在乘法器中操作符实现和模型生成	3.18.3 计数器中操作符实现和模型生成	3.18.4 比较器中操作符实现和模型生成
3.18.5 编码器和解码器中操作符实现和模型生成	3.19 存储器实现	3.19.1 块RAM实现	3.19.2 例化块SelectRAM的编码实例
3.19.3 推断块SelectRAM	3.19.4 Virtex-4和Virtex-5中的块SelectRAM	3.19.5 实现分布式SelectRAM	3.19.6 实现ROMs
3.19.7 实现FIFOs	3.20 实现移位寄存器	3.20.1 通用移位寄存器	3.20.2 实现线性反馈移位寄存器(LFSRs)
3.21 实现多路复用器	3.22 并行和流水线技术	3.22.1 并行设计技术	3.22.2 流水设计技术
3.23 同步和异步单元处理技术	3.23.1 同步单元处理技术	3.23.2 异步单元处理技术	第4章 IP核设计技术
第5章 基于HDL的设计输入	第6章 基于原理图的设计输入	第7章 设计综合和行为仿真	第8章 设计实现和时序仿真
第9章 设计下载	第10章 ChipScope Pro调试工具	第11章 PlanAhead工具及应用	

## <<Xilinx可编程逻辑器件设计技术>>

### 章节摘录

插图：作为最后的测试，可以验证设计在目标应用中的表现。

在典型运行条件下，电路验证来验证测试电路。

因为Xilinx芯片可以重复地编程，所以可以轻松地加载不同设计到芯片并用内部电路测试。

为了在电路上验证设计，可用ParallelCableIV或MultiPRO电缆将设计比特流下载到芯片。

在FPGA编辑器内的Xilinx探针功能提供实时调试能力，这样能一次分析几个信号。

通过使用探针，设计人员不用对设计重新布局和布线，就能很快地识别任何内部信号并通过可用I/O引脚将其连接。

然后使用普通的实验测试设备，例如逻辑/状态分析仪和示波器，就能监测信号的实时活动。

开发ChipScope工具是协助工程师在PCB板级上进行工作。

实际上，ChipScopeIIA将逻辑分析仪核嵌入到设计中。

在FPGA中，这些逻辑内核允许用户查看所有的内部信号和节点。

ChipScopeIIA支持用户选择从1-256个数据通道。

在Virtex.II中，采样深度的缓冲区范围从256 - 16384。

触发器是实时可变的，但不会影响用户的逻辑或者要求重新编译用户的设计。

XilinxFPGA结构最适合同步设计。

严格同步设计要确保所有的寄存器在同一个没有抖动的基准时间下驱动。

这部分介绍了一些高性能同步设计的方法。

有关设计大小（占用资源的数目）和性能的信息能帮助设计者优化设计。

当对设计进行布局布线的时候，所产生的报告文件列出了可用的CLB、IOB的数量，以及其他芯片资源。

使用MAP程序处理设计能获得第一个通过的评估。

## <<Xilinx可编程逻辑器件设计技术>>

### 编辑推荐

《Xilinx可编程逻辑器件设计技术详解》由清华大学出版社出版。

版权说明

本站所提供下载的PDF图书仅提供预览和简介，请支持正版图书。

更多资源请访问:<http://www.tushu007.com>