

<<嵌入式系统教程>>

图书基本信息

书名：<<嵌入式系统教程>>

13位ISBN编号：9787302283713

10位ISBN编号：7302283710

出版时间：2013-1

出版时间：清华大学出版社

版权说明：本站所提供下载的PDF图书仅提供预览和简介，请支持正版图书。

更多资源请访问：<http://www.tushu007.com>

<<嵌入式系统教程>>

内容概要

<<嵌入式系统教程>>

书籍目录

第1章嵌入式系统概述 1.1嵌入式系统的概念 1.2嵌入式系统的发展 1.2.1嵌入式系统的产生 1.2.2嵌入式系统的发展历史 1.2.3嵌入式系统的发展趋势 1.3嵌入式系统的特点 1.4嵌入式系统的组成 1.4.1嵌入式系统的硬件 1.4.2嵌入式系统的软件 1.5嵌入式系统的分类 1.6嵌入式系统的应用 习题 第2章嵌入式系统设计的系统工程方法 2.1嵌入式系统设计模型和设计步骤 2.2系统需求分析 2.2.1需求描述阶段 2.2.2规格说明阶段 2.3系统设计 2.3.1体系结构设计 2.3.2硬件平台的选择 2.3.3软件平台的选择 2.3.4硬件和软件的划分 2.3.5嵌入式系统设计方法 2.4系统集成与调试 2.4.1系统集成 2.4.2系统调试 2.5系统测试 2.5.1嵌入式系统的测试方法 2.5.2嵌入式系统的测试工具 2.5.3嵌入式系统的测试策略 2.6系统维护 习题 第3章嵌入式处理器 3.1嵌入式系统的硬件组成 3.1.1处理器 3.1.2存储器 3.1.3附属电路与I/O模块 3.1.4调试接口 3.2嵌入式处理器 3.2.1嵌入式微处理器 3.2.2嵌入式微控制器 3.2.3数字信号处理器 3.2.4如何选择嵌入式处理器 3.2.5嵌入式处理器的发展 3.3 SoC嵌入式处理器 3.4典型的嵌入式处理器 3.4.1 ARM系列 3.4.2 PowerPC系列 3.4.3 MC68HC12系列 3.4.4 ColdFire系列 3.4.5 x86系列 3.4.6 Intel 8051系列微控制器 3.4.7 Microchip系列微控制器 3.4.8 TI公司TMS320系列DSP 3.5 ARM体系结构 3.5.1 ARM处理器的运行模式 3.5.2 ARM微处理器的工作状态 3.5.3 ARM支持的数据类型 3.5.4 ARM微处理器的寄存器组织 3.5.5 ARM微处理器的异常处理机制 3.5.6 ARM处理器的应用选型 习题 第4章嵌入式系统的I/O模块 4.1 I/O接口的基本结构 4.1.1 I/O接口电路的组成 4.1.2 I/O接口电路的编址方式 4.1.3 I/O接口电路的数据传送方式 4.2定时器/计数器 4.2.1内部结构 4.2.2基本操作 4.2.3应用实例 4.3 LCD接口 4.3.1内部结构 4.3.2基本操作 4.3.3应用实例 4.4通信接口 4.4.1 UART异步串行接口 4.4.2串行外设接口 4.4.3 USB接口 4.4.4以太网接口 4.4.5 12C总线接口 4.4.6 CAN总线接口 4.5通用并行接口 4.5.1 S3C44BOX I/O功能概述 4.5.2应用实例 4.5.3并行接口标准 4.6中断接口 4.6.1中断源 4.6.2特殊功能寄存器 4.6.3中断优先级判断 4.6.4应用实例 4.7 DMA控制器 4.7.1简要说明 4.7.2 BDMA的寄存器 4.7.3 BDMA的结构 4.7.4 BDMA自动重装模式 4.8 A/D和D/A转换器 4.8.1内部结构 4.8.2基本操作 4.8.3应用实例 4.9其他接口 习题 第5章嵌入式系统的软件 5.1嵌入式系统软件的开发方式 5.1.1嵌入式系统的软件 5.1.2软硬件结合的方式 5.2嵌入式系统软件的结构 5.2.1软件的层次结构 5.2.2嵌入式软件分类 5.3嵌入式Linux系统的软件 5.3.1 Linux操作系统、中间件、应用层程序的关系 5.3.2嵌入式Linux中的中间件 习题 第6章嵌入式网络与协议栈 6.1嵌入式网络 6.2嵌入式系统的联网 6.2.1网络连接方式 6.2.2开放式系统互连模型 6.2.3通信方式 6.3基于网络的嵌入式系统设计 6.3.1通信分析 6.3.2系统性能分析 6.3.3网络分配与调度 6.4嵌入式Internet 6.4.1嵌入式Internet概述 6.4.2嵌入式Internet的应用 6.4.3嵌入式Internet的原理 6.4.4嵌入式TCP/IP 6.5蓝牙技术 6.5.1蓝牙技术及特点 6.5.2蓝牙协议栈 习题 第7章嵌入式操作系统 7.1操作系统简介 7.2嵌入式操作系统和实时系统 7.2.1嵌入式系统的概念 7.2.2实时操作系统的基本概念 7.2.3嵌入式实时系统 第8章嵌入式Linux的开发环境 第9章嵌入式Linux系统的组成和构建 第10章嵌入式Linux系统内核原理和移植 第11章嵌入式Linux系统的驱动程序 第12章嵌入式系统的实现和调试

<<嵌入式系统教程>>

章节摘录

版权页：插图：9) 单播hash表地址寄存器 单播hash表地址寄存器分为高位寄存器 (IAUR) 和低位寄存器 (IALR)。

IAUR的地址为0x1118，用来设置64位单播地址hash表的高32位，该寄存器的第31位对应hash索引的第63位，第0位对应第32位。

IALR的地址为0x111C，用来设置64位单播地址hash表的低32位，该寄存器的第31位对应hash索引的第31位，第0位对应第0位。

10) 组播hash表地址寄存器 组播hash表地址寄存器分为高位寄存器 (GAUR) 和低位寄存器 (GALR) d GAUR的地址为0x1120，用来设置64位单播地址hash表的高32位，该寄存器的第31位对应hash索引的第63位，第0位对应第32位。

IALR的地址为0x1124，用来设置64位单播地址hash表的低32位，该寄存器的第31位对应hash索引的第31位，第0位对应第0位。

11) 接收 / 发送描述符环开始寄存器 接收描述符环开始寄存器ERDSR地址为0x1180，用来配置接收缓冲区描述符队列的起始地址，该地址必须满足32位地址对齐；发送描述符环开始寄存器ETDSR地址为0x1184，用来配置发送缓冲区描述符队列的起始地址，该地址也必须满足32位地址对齐。

12) 接收缓冲区大小寄存器 接收缓冲区大小寄存器EMRBR的地址为0x1188，用来设置接收缓冲区的大小。

为了使每个缓冲区都能存放一个最大帧，EMRBR必须设置为，不小于RCR寄存器的MAX FL。

EMRBR不会被复位，必须由用户初始化。

在使用FEC模块之前，必须先初始化FEC控制器寄存器，然后按照前面介绍的方法通过MII管理接口初始化EPHY的一些属性，再初始化发送缓冲区和接收缓冲区描述符，最后通过置位以太网控制寄存器ECR中的使能位启动FEC。

在使能FEC之前，若需发送数据，还应将相应的数据载入发送缓冲区。

FEC模块被使能后，它的描述符控制器通过执行微程序自动完成以下工作：初始化退避随机数种子；激活接收器和发送器；清空接收和发送FIFO；初始化接收和发送环形指针；初始化FIFO计数寄存器等。

。

用户软件初始化FEC模块的步骤大致如下。

- (1) 将ECR的RESET位置位以复位FEC模块。
- (2) 通过中断控制模块设置FEC的13个中断级别。
- (3) 清空所有FIB计数器，接触所有FEC中断的屏蔽，清空所有中断事件标志。
- (4) 通过寄存器PALR和PAUR设置本地物理地址。
- (5) 初始化hash表单播寄存器和组播寄存器。
- (6) 配置以太网接收缓冲区大小寄存器EMRBR，设置最大接收帧长度。

该长度值应在16 ~ 2047字节范围内，且为16的整数倍，因为EMRBR为12位寄存器，且低4位恒0。

<<嵌入式系统教程>>

编辑推荐

<<嵌入式系统教程>>

版权说明

本站所提供下载的PDF图书仅提供预览和简介，请支持正版图书。

更多资源请访问:<http://www.tushu007.com>