

<<计算机组成原理>>

图书基本信息

书名：<<计算机组成原理>>

13位ISBN编号：9787302296751

10位ISBN编号：7302296758

出版时间：2013-1

出版人：谷赫、邹凤华、李念峰 清华大学出版社 (2013-01出版)

版权说明：本站所提供下载的PDF图书仅提供预览和简介，请支持正版图书。

更多资源请访问：<http://www.tushu007.com>

<<计算机组成原理>>

书籍目录

第1章计算机系统概论 1.1计算机的分类 1.2计算机的发展 1.3计算机的组成 1.3.1冯·诺依曼计算机的特点 1.3.2计算机的硬件系统 1.3.3计算机的软件系统 1.3.4非冯·诺依曼计算机 1.3.5计算机的性能指标 1.4计算机系统的层次结构 1.4.1多级组成的计算机系统 1.4.2软件与硬件的逻辑等价性 本章小结 习题 第2章运算方法和运算器 2.1数据与文字表示方式 2.1.1无符号数和有符号数 2.1.2数据格式 2.1.3数的机器码表示 2.1.4十进制数串的表示方法 2.1.5字符与字符串的表示方法 2.1.6汉字的表示方法 2.1.7校验码 2.2定点运算 2.2.1定点加减运算 2.2.2定点乘法运算 2.2.3定点除法运算 2.3浮点数运算 2.3.1浮点加、减法运算 2.3.2浮点乘、除法运算 2.4运算器 2.4.1基本的二进制加减法器 2.4.2多功能算术逻辑运算单元 本章小结 习题 第3章内部存储器 3.1存储器概述 3.1.1存储器的分类 3.1.2存储器的分级 3.1.3存储单元地址的分配 3.1.4主存储器的技术指标 3.2随机存取存储器 3.2.1静态RAM 3.2.2动态RAM 3.3只读存储器 3.4存储器与CPU的连接 3.5并行存储器 3.5.1双端口存储器 3.5.2多模块交叉存储器 3.6高速缓冲存储器Cache 3.6.1 Cache基本原理 3.6.2主存与Cache的地址映射 3.6.3替换策略 3.6.4 Cache的写操作策略 3.6.5 Pentium 4的Cache组织 本章小结 习题 第4章指令系统 4.1指令系统的发展与性能要求 4.1.1指令系统的发展 4.1.2对指令系统性能的要求 4.1.3低级语言与硬件结构的关系 4.2指令格式 4.2.1操作码 4.2.2地址码 4.2.3指令字长度 4.2.4指令助记符 4.2.5操作数类型 4.2.6指令格式举例 4.3指令和数据的寻址方式 4.3.1指令的寻址方式 4.3.2操作数基本寻址方式 4.4典型指令 4.4.1指令的分类 4.4.2基本指令系统的操作 4.4.3精简指令系统 4.4.4 RISC和CISC的比较 本章小结 习题 第5章中央处理器 5.1 CPU的功能和组成 5.1.1 CPU的功能 5.1.2 CPU的基本组成 5.1.3 CPU中的主要寄存器 5.1.4寄存器组织举例 5.2指令周期 5.2.1指令周期的基本概念 5.2.2 MOV指令的指令周期 5.2.3 LAD指令的指令周期 5.2.4 ADD指令的指令周期 5.2.5 STO指令的指令周期 5.2.6 JMP指令的指令周期 5.2.7用方框图语言表示指令周期 5.3时序产生器和控制方式 5.3.1时序信号的作用和体制 5.3.2时序信号产生器 5.3.3控制方式 5.4微程序控制器 5.4.1微程序控制原理 5.4.2微程序设计技术 5.5硬布线控制器 5.6指令流水 5.6.1指令流水原理 5.6.2影响流水线性能的因素 5.6.3流水线性能 5.6.4流水线中的多发技术 5.6.5流水线结构 5.6.6奔腾CPU 5.7 RISC CPU 5.7.1 RISC的特点 5.7.2 RISC CPU实例 本章小结 习题 第6章总线系统 6.1总线的概念和结构形态 6.1.1总线的基本概念 6.1.2总线的分类 6.1.3总线的结构 6.1.4总线的内部结构 6.1.5总线的性能指标 6.2总线接口 6.2.1信息传送方式 6.2.2总线接口的基本概念 6.3总线的仲裁 6.3.1集中式仲裁 6.3.2分布式仲裁 6.4总线的定时和数据传送模式 6.4.1总线的定时 6.4.2总线数据传送模式 6.5 HOST总线和PCI总线 6.5.1多总线结构 6.5.2 PCI总线信号 6.5.3总线周期类型 6.5.4总线周期操作 6.5.5总线仲裁 6.6 InfiniBand标准 6.6.1 InfiniBand的体系结构 6.6.2 InfiniBand的通信协议 本章小结 习题 第7章外围设备 7.1外围设备概述 7.1.1外围设备的一般功能 第8章输入输出系统 参考文献

<<计算机组成原理>>

章节摘录

版权页：插图：3.6.3 替换策略 Cache工作原理要求它尽量保存最新数据。

当一个新的主存块需要拷贝到Cache，而允许存放此块的行位置都被其他主存块占满时，就要产生替换。

替换问题与Cache的组织方式紧密相关。

对直接映射的Cache来说，因一个主存块只有一个特定的行位置可存放，所以问题解决很简单，只要把此特定位置上的原主存块换出Cache即可。

对全相连和组相连Cache来说，就要从允许存放新主存块的若干特定行中选取一行换出。

如何选取就涉及替换策略，又称替换算法。

硬件实现的常用算法主要有以下三种。

1. 最不经常使用（LFU）算法 LFU算法认为应将一段时间内被访问次数最少的那行数据换出。

为此，每行设置一个计数器。

新行建立后从0开始计数，每访问一次，被访行的计数器增1。

当需要替换时，对这些特定行的计数值进行比较，将计数值最小的行换出，同时将这些特定行的计数器都清零。

这种算法将计数周期限定在对这些特定行两次替换之间的间隔时间，因而不能严格反映近期访问情况。

。

2. 近期最少使用（LRU）算法 LRU算法将近期内长久未被访问过的行换出。

为此，每行也设置一个计数器，但它们是Cache每命中一次，命中行计数器清零，其他各行计数器增1。

。

当需要替换时，比较各特定行的计数值，将计数值最大的行换出。

这种算法保护了刚拷贝到Cache中的新数据行，符合Cache工作原理，因而使Cache有较高的命中率。

对二路组相连的Cache来说，LRU算法的硬件实现可以简化。

因为一个主存块只能在一个特定组的两行中来做存放选择，二选一完全不需要计数器，只需一个二进制位即可。

例如规定一组中的A行拷贝进新数据可将此位置“1”，B行拷贝进新数据可将此位置“0”。

当需要置换时，只需检查此二进制位状态即可：为0换出A行，为1换出B行，实现了保护新行的原则。

奔腾CPU内的数据Cache是一个二路组相连结构，就采用这种简捷的LRU替换算法。

3. 随机替换 随机替换策略实际上是不要什么算法，从特定的行位置中随机地选取一行换出即可。

这种策略在硬件上容易实现，且速度也比前两种策略快。

缺点是随意换出的数据很可能马上又要使用，从而降低了命中率和Cache工作效率。

但这个不足随着Cache容量增大而减小。

研究表明，随机替换策略的功效只是稍逊于前两种策略。

3.6.4 Cache的写操作策略 由于Cache的内容只是主存部分内容的拷贝，应当与主存内容保持一致。

<<计算机组成原理>>

编辑推荐

<<计算机组成原理>>

版权说明

本站所提供下载的PDF图书仅提供预览和简介，请支持正版图书。

更多资源请访问:<http://www.tushu007.com>