第一图书网, tushu007.com

<<微机原理与接口技术>>

图书基本信息

书名：<<微机原理与接口技术>>

13位ISBN编号：9787312026058

10位ISBN编号：7312026052

出版时间：2010-8

出版时间：中国科学技术大学出版社

作者：周国祥 主编

页数：404

版权说明：本站所提供下载的PDF图书仅提供预览和简介，请支持正版图书。

更多资源请访问：http://www.tushu007.com

前言

“ 微型计算机原理与接口技术 ”是计算机科学与技术专业的一门专业基础课程，也是电子信息类、自动化控制专业的必修课程。
本课程是在修完“ 计算机基础 ”、“ 高级语言程序设计 ”、“ 数字逻辑 ”、“ 计算机组成原理 ”和“ 汇编语言程序设计 ”之后开设，通过本课程的学习，将大大提高学生的计算机硬件和软件知识，能够将硬件和软件有机结合起来，培养分析和设计微机应用系统的能力。
本书以国家教育部计算机专业和电气、电子信息专业微机原理类课程教学大纲为基础，面向21世纪计算机专业人才市场，立足于该课程教学内容和课程体系的改革，以培养计算机专业的高水平、高质量的工程技术人才为目标。
为此，我们编写组人员在集多年的教学和科研经验的基础上，精心组织和编排内容。
在编写本书的过程中，编者参考了国内外大量的文献资料和相关教材，吸取各家之长，力求做到深入浅出、重点突出、条理清晰、通俗易懂。
全书共分13章，分别为：微型计算机概论，80x86微处理器，80x86指令系统，汇编语言程序设计，半导体存储器，基本输入输出技术，中断，并行接口及可编程接口芯片8255A，定时／计数器及可编程接口芯片8253，串行接口及可编程接口芯片8251A，DMA可编程控制器8237A，A／D与D／A转换接口技术，微型计算机总线技术。
本书由合肥工业大学周国祥教授主编，其中第1、13章由周国祥编写；第2、7、12章由合肥工业大学胡社教编写；第3、4章由合肥工业大学王琼编写；第5章由合肥工业大学王建新编写；第6、11章由安徽工业大学纪平编写；第8、9、10章由安徽农业大学许高建编写。
周国祥负责全书统稿。
韩江洪教授审阅了全书，并提出了许多宝贵意见，在此表示衷心感谢！
由于作者水平所限，加上编写时间紧促，书中不妥和疏漏之处在所难免，殷切希望同行专家和广大读者批评指正。

第一图书网, tushu007.com

内容概要

本书以国家教育部计算机专业和电气、电子信息专业微机原理类课程教学大纲为基础编写而成，详细介绍了“微型计算机原理与接口技术”课程中的相关内容。
结构严谨，内容丰富，语言流畅，适合高等院校“微型计算机原理与接口技术”课程教学需要，也可供相关自学者、工程技术人员参考、使用。

书籍目录

前言第1章 微型计算机概论 1.1 微型计算机概述 1.1.1 微型计算机的发展概况 1.1.2 微型计算机的特点 1.1.3 微型计算机的应用 1.2 微型计算机系统 1.2.1 微处理器、微型计算机、微型计算机系统 1.2.2 微型计算机的分类 1.3 微型计算机的结构 1.3.1 总线结构 1.3.2 微型计算机的基本组成及其功能 1.3.3 微型计算机的工作过程 1.4 微型计算机的主要性能指标 1.4.1 字长 1.4.2 主频 1.4.3 内存储器容量 1.4.4 运算速度 1.4.5 外设扩展能力 1.4.6 软件配置 1.5 微型计算机运算基础 1.5.1 微型计算机中常用的几种计数制 1.5.2 微型计算机中数和字符的表示 1.5.3 原码、反码、补码及其运算法则 本章小结第2章 80x86微处理器 2.1 微处理器的基本结构 2.1.1 算术逻辑单元ALU 2.1.2 控制器 2.1.3 总线与总线缓冲器 2.1.4 寄存器阵列 2.2 Intel 8086微处理器 2.2.1 8086的寄存器结构 2.2.2 8086 CPU的编程结构 2.2.3 8086 CPU的引脚及其功能 2.3 8086中的程序状态字和堆栈 2.3.1 程序状态字 2.3.2 堆栈 2.4 8086系统的组成 2.4.1 存储器组织与存储器分段 2.4.2 输入/输出结构 2.4.3 总线接口结构 2.4.4 8086的两种组态 2.5 8086系统时钟和总线周期 2.5.1 系统时钟 2.5.2 总线周期 2.6 80386微处理器 2.6.1 80386微处理器的主要特性 2.6.2 80386内部基本结构 2.6.3 80386内部寄存器 2.6.4 80386处理器引脚信号 2.7 80386的虚拟存储机制 2.7.1 虚拟存储技术 2.7.2 片内两级存储管理 2.8 80486微处理器 2.8.1 80486内部结构 2.8.2 80486 CPU的特点 2.8.3 80486 CPU主要引脚信号 2.9 Pentium处理器 2.9.1 Pentium处理器的特点 2.9.2 Pentium处理器内部框图与信号功能 2.9.3 80486与Pentium总线之间的主要区别 本章小结第3章 80x86指令系统 3.1 8086寻址方式 3.1.1 指令概述 3.1.2 8086指令系统的寻址方式 3.2 8086指令系统 3.2.1 数据传送指令 3.2.2 算术运算指令 3.2.3 逻辑运算和移位指令 3.2.4 串处理指令 3.2.5 控制转移指令 3.2.6 处理机控制类指令 3.3 80x86指令系统介绍 3.3.1 80286指令系统 3.3.2 80386指令系统 本章小结第4章 汇编语言程序设计 4.1 汇编语言程序格式 4.1.1 源程序的分段结构 4.1.2 汇编语言伪指令 4.1.3 汇编语言指令 4.1.4 MASM中的表达式 4.2 汇编语言程序设计 4.2.1 程序设计的基本方法 4.2.2 顺序程序设计 4.2.3 分支程序设计 4.2.4 循环程序设计 4.2.5 子程序设计 4.3 DOS系统功能调用 4.3.1 DOS操作系统简介 4.3.2 常用的DOS系统功能调用 4.4 汇编语言上机过程 4.4.1 汇编语言的工作环境 4.4.2 汇编语言程序的上机步骤 4.4.3 汇编语言程序运行实例 本章小结第5章 半导体存储器 5.1 存储器的一般概念和分类 5.1.1 存储器的分类 5.1.2 存储器的主要性能指标 5.1.3 半导体存储器芯片的基本结构 5.2 随机读写存储器RAM 5.2.1 静态随机存储器SRAM(Static RAM) 5.2.2 动态随机存储器DRAM(Dynamic RAM) 5.2.3 常用内存条 5.3 只读存储器ROM 5.3.1 掩膜只读存储器 5.3.2 一次性可编程只读存储器PROM 5.3.3 可多次编程的只读存储器 5.3.4 闪速存储器Flash Memory 5.4 存储器与CPU的连接 5.4.1 基本存储器体的构成 5.4.2 存储器与地址总线的连接 5.4.3 存储器与数据总线的连接 5.4.4 存储器与控制总线的连接 5.4.5 8086 CPU存储器系统实例 5.5 新型存储器及发展方向 5.5.1 多端口存储器 5.5.2 集成化组合式的存储器 5.5.3 铁电存储器 5.5.4 磁阻(性)存储器 5.5.5 存储器的发展趋向和新技术 本章小结第6章 基本输入输出技术 6.1 I/O接口概述 6.1.1 I/O接口 6.1.2 接口信息 6.1.3 端口及编址方式 6.1.4 I/O地址的译码 6.1.5 数据传送方式 6.2 无条件传送方式及其接口 6.3 查询传送方式及其接口 6.3.1 查询式输入接口 6.3.2 查询式输出接口 6.4 中断传送方式及其接口 6.5 DMA传送方式 本章小结第7章 中断 7.1 中断系统 7.1.1 中断的基本概念及作用 7.1.2 中断处理系统 7.2 8086 CPU中断系统 7.2.1 8086 CPU的中断源 7.2.2 8086 CPU的中断响应过程 7.2.3 中断向量表 7.2.4 中断程序设计 7.3 可编程中断控制器Intel 8259A 7.3.1 8259A的引脚信号及结构 7.3.2 8259A的工作方式 7.3.3 8259A的编程 7.3.4 8259A的中断级联 本章小结第8章 并行接口及可编程接口芯片8255A 8.1 并行接口概述 8.2 可编程并行接口芯片8255A工作原理 8.2.1 8255A的内部结构和引脚 8.2.2 8255A的控制字 8.2.3 8255A三种工作方式的功能说明 8.3 可编程并行接口芯片8255A应用举例 8.3.1 8255A与键盘的接口 8.3.2 8255A与LED显示的接口 8.3.3 8255A与并行打印机的接口 本章小结第9章 定时/计数器及可编程接口芯片8253 9.1 定时/计数器概述 9.2 可编程定时/计数器芯片8253工作原理 9.2.1 8253的内部结构和引脚信号 9.2.2 8253初始化编程步骤和门控信号的功能 9.2.3 8253的工作方式 9.3 8253应用举例 9.3.1 8253定时功能的应用 9.3.2 8253计数功能的应用 9.3.3 8253在IBM-PC机中的应用 本章小结第10章 串行接口及可编程接口芯片8251A 10.1 串行通信概述 10.1.1 数据传送的方向 10.1.2 串行通信的两种基本工作方式 10.1.3 串行通信速率 10.1.4 串行通信接口芯片UART和USART 10.2 可编程串行通信接

口芯片8251A　10.2.1 8251A的内部结构和引脚　10.2.2 8251A的初始化编程　10.2.3 8251A应用举例 10.3 RS-232C串行口　10.3.1 RS-232C电气特性及接口信号　10.3.2 RS-232C与TTL电平的转换 本章小结第11章 DMA可编程控制器8237A 11.1 DMA控制器8237A的内部结构及引脚　11.1.1 8237A的内部结构　11.1.2 8237A的引脚 11.2 8237A的工作原理　11.2.1 8237A的工作时序　11.2.2 8237A的工作方式　11.2.3 8237A的寄存器 11.3 8237A的编程及应用　11.3.1 8237A的编程　11.3.2 8237A在系统中的典型连接　11.3.3 8237A的应用 本章小结第12章 A/D与D/A转换接口技术 12.1 工业测控系统 12.2 D/A转换器　12.2.1 D/A转换器的基本原理　12.2.2 D/A转换器的主要指标和选型　12.2.3 8位DAC0832及其应用　12.2.4 D/A转换器应用　12.2.5 12位DAC1210及其应用 12.3 A/D转换器　12.3.1 A/D转换器的基本原理　12.3.2 A/D转换器技术指标　12.3.3 8位ADC20809及其应用　12.3.4 12位A/D转换器AD574及其应用 本章小结第13章 微型计算机总线技术 13.1 总线的基本概念　13.1.1 概述　13.1.2 总线的分类 13.2 总线结构　13.2.1 总线的系统结构　13.2.2 总线的层次结构 13.3 总线技术　13.3.1 总线的基本功能　13.3.2 总线的数据传送　13.3.3 总线的仲裁控制　13.3.4 总线驱动及出错处理　13.3.5 总线的性能指标　13.3.6 总线标准 13.4 ISA总线 13.4.1 ISA总线的特点　13.4.2 ISA总线的信号 13.5 PCI总线　13.5.1 PCI总线的特点　13.5.2 PCI总线的信号 13.6 USB总线　13.6.1 USB的发展　13.6.2 USB的功能　13.6.3 USB的应用 本章小结参考文献

章节摘录

插图：段描述符提供一个32位的段基地址，此基地址加上偏移量就是线性地址。
线性地址经过分页部件的转换，便得到物理地址，在禁止分页的情况下，线性地址就是物理地址。
实地址模式与保护模式在机制上的主要区别就在于分段部件将逻辑地址转换为线性地址的方法不同。
用实地址模式时，段寄存器中的值就是段地址，分段部件将它左移4位，再加上16位的偏移量即为线性地址；用保护模式时，段寄存器中的值为段选择子，而段选择子和描述符中一个32位的线性地址相联系，将这个线性基地址和32位偏移量相加即得到线性地址。
保护模式下，每个任务可寻址8192个全局段和8192个局部段，每个段的最大长度为4 GB，则一个任务最大的寻址范围，即虚拟存储空间是8192×4 GB+8192×4 GB－64 TB。
不管是GDT还是LDT，两者都在主存储器中。
如果每次对存储器的访问都要通过位于主存中的描述符表进行逻辑地址到物理地址的转换，会大大降低系统性能。
为此，80386中每一个段寄存器都有一个与之对应的段描述符寄存器，该段描述符寄存器称为高速缓冲存储器，用来存放一个段描述符。
段描述符寄存器不可由程序来访问，而是由系统自动装载。
每当程序赋予段寄存器一个新的值时，由选择子决定选择描述符表中的哪一个段描述符，然后系统自动把该段描述符装入段描述符寄存器。
只要段寄存器的内容不发生改变，取出的段描述符就一直保存在段描述符寄存器之中。
这样，当访问同一个段的不同单元时，就不需要每次都访问描述符表，从而使寻址速度得以大大提高。
2.分页管理80386支持存储器分页管理机制，分页机制是存储器管理机制的第二部分。
段管理机制实现虚拟地址（由段和偏移构成的逻辑地址）到线性地址的转换，分页管理机制实现线性地址到物理地址的转换。
当80386控制寄存器CRO的PG被置成1时，则进入分页管理。

编辑推荐

《微机原理与接口技术》：安徽省高等学校“十一五”省级规划教材。

版权说明

本站所提供下载的PDF图书仅提供预览和简介，请支持正版图书。

更多资源请访问:http://www.tushu007.com