

<<FPGA/CPLD系统设计与应用案例>>

图书基本信息

书名：<<FPGA/CPLD系统设计与应用案例>>

13位ISBN编号：9787508378206

10位ISBN编号：7508378202

出版时间：2009-7

出版时间：中国电力出版社

作者：朱恭生，胡冬琴 编著

页数：351

版权说明：本站所提供下载的PDF图书仅提供预览和简介，请支持正版图书。

更多资源请访问：<http://www.tushu007.com>

前言

FPGA / CPLD可编程逻辑器件已广泛应用于电子工程的各个领域，FPGA / CPLD可编程逻辑器件的应用设计已成为电子专业技术人员必须掌握的技能。

Ahera公司作为世界上最大的可编程逻辑器件供应商之一，提供了MAX+plus 软件开发环境，极大方便了FPGA / CPLD的设计开发人员。

MAX+plus 软件界面友好、使用便捷、内容丰富、功能强大，是一种与结构无关的集成开发环境，在电子设计中得到了广泛应用。

Altera可编程逻辑器件是应用较为广泛的可编程逻辑器件，MAX+plus 开发工具是初学者较易掌握的可编程逻辑器件开发工具。

本书系统讲解了Altera公司的可编程逻辑器件、MAX+plus 开发工具、VHDL硬件描述语言和丰富的数字电路及数字电子系统EDA设计实例。

本书介绍了利用MAX+plus 进行数字电路设计的设计流程，从设计输入到设计编译再到模拟仿真，最后是编程下载，每一部分都做了详尽的介绍，其中融入了作者的使用心得，使读者阅读起来方便、实用。

设计输入方法介绍了文本输入法、波形输入法等多种输入方法，以便于读者灵活运用。

书中尽量采用方法与实例相结合的方式，避免了枯燥乏味的讲解，使读者能够掌握软件的使用。

书中的大多数电路图和源程序已经过实例验证，读者可以直接应用于自己的设计。

本书的特点是强调实用性和先进性，力求通俗易懂。

实用MAX+plus 软件设计者不需要精通器件内部的复杂结构，只需要应用自己熟悉的输入工具进行设计。

但是对可编程逻辑器件性能的了解可以使设计者更好地利用器件资源，减少设计中潜在的竞争冒险。设计项目的仿真也是一个非常重要的环节。

内容概要

本书从数字电子技术入手，系统讲解了组合逻辑电路及时序逻辑电路的基本知识以及常用逻辑电路运用和设计。

在此基础上以Altera公司的可编程逻辑器件、MAX+plus 开发工具为平台讲解了可编程逻辑器件的应用设计方法，最后通过EDA工程实例将数字电子技术与EDA有机结合，讲解了常用逻辑电路在可编程逻辑器件上的实现。

本书共分为四大部分：数字电子技术（逻辑代数、组合逻辑电路、时序逻辑电路）、可编程逻辑器件及开发工具（可编程逻辑器件、MAX+plus 概述、原理图输入法设计、设计项目编译、电路仿真与时序分析、其他输入设计法和器件编程）、硬件描述语言VHDL和EDA工程实例。

本书可供计算机、电子信息、自动化等专业的高校师生学习、参考，对电子工程技术人员也有实用价值。

书籍目录

前言第一章 逻辑代数基础 第一节 数制与编码 一、数制 二、数制转换 三、二进制的算术运算 四、常用编码 第二节 逻辑运算 一、逻辑代数的基本运算 二、逻辑代数的复合运算 第三节 逻辑函数 一、逻辑函数的表示方法 二、逻辑函数表示方法的相互转换 第四节 逻辑代数的公理、基本定律、运算规则 一、逻辑代数的公理 二、逻辑代数的基本定律 三、逻辑代数的运算规则 第五节 逻辑函数的化简 一、公式化简法 二、卡诺图化简法第二章 组合逻辑电路 第一节 逻辑门电路 一、逻辑门电路概述 二、分立元器件门电路 三、数字集成电路 第二节 组合逻辑电路分析 一、组合逻辑电路的分析步骤 二、组合逻辑电路的分析举例 第三节 组合逻辑电路设计 一、组合逻辑电路设计步骤 二、组合逻辑电路设计举例 第四节 加法器 一、半加器设计 二、全加器设计 三、集成加法器 四、全加器应用 第五节 编码器 一、普通编码器 二、二—十进制编码器 三、优先编码器 第六节 译码器 一、译码器设计 二、集成译码器 三、数字显示译码驱动电路 第七节 数据选择器和数值比较器 一、数据选择器 二、数值比较器 (Comparator) 第三章 时序逻辑电路 第一节 触发器 一、触发器的分类、特点及描述方法 二、基本RS触发器 三、同步RS触发器 四、边沿触发器第四章 可编程逻辑器件第五章 MAX+plusII概述第六章 原理图输入法设计第七章 设计项目编译第八章 电路仿真与时序分析第九章 其他输入设计法第十章 器件编程第十一章 硬件描述语言VHDL语言第十二章 FPGA/CPLD综合设计实例

章节摘录

插图：第二章 组合逻辑电路数字电路分为组合逻辑电路和时序逻辑电路两类。

组合逻辑电路的特点是输出信号只与当时的输入信号保持对应的函数关系，与其他时刻的输入状态无关，它是无记忆功能的。

组合逻辑电路的基本单元是逻辑门电路。

第一节 逻辑门电路一、逻辑门电路概述实现基本逻辑运算和复合逻辑运算的单元电路统称为逻辑门电路，简称门电路。

1. 逻辑门电路的特点门电路是一种开关电路，是由开关器件依据门电路不同的逻辑功能组成。

通常所用的开关器件即是工作在开关方式下的半导体二极管、半导体三极管（双极型三极管）、和场效应管（MOS管）。

它们是一种受控开关，在正向偏置时器件处于导通状态，相当于开关的接通；在反向偏置时器件处于截止状态，相当于开关的断开。

2. 常用逻辑门电路（1）分立元器件逻辑门电路是组成单元逻辑门的原始形式，目前已逐渐被集成逻辑门电路所取代。

但通过介绍分立元器件逻辑门电路，可引入用门电路实现逻辑运算的基本概念。

编辑推荐

《FPGA/CPLD系统设计与应用案例》介绍了利用MAX+plus 进行数字电路设计的设计流程，从设计输入到设计编译再到模拟仿真，最后是编程下载，每一部分都做了详尽的介绍，其中融入了作者的使用心得，使读者阅读起来方便、实用。

设计输入方法介绍了文本输入法、波形输入法等多种输入方法，以便于读者灵活运用。

版权说明

本站所提供下载的PDF图书仅提供预览和简介，请支持正版图书。

更多资源请访问:<http://www.tushu007.com>