

<<FPGA/CPLD技术实用教程>>

图书基本信息

书名：<<FPGA/CPLD技术实用教程>>

13位ISBN编号：9787511401151

10位ISBN编号：7511401155

出版时间：2010-1

出版时间：中国石化出版社

作者：邹益民 编

页数：165

版权说明：本站所提供下载的PDF图书仅提供预览和简介，请支持正版图书。

更多资源请访问：<http://www.tushu007.com>

## 前言

随着对电路功能及性能要求的不断提升,传统的简单集成电路已不能满足设计者的需求,可编程器件逐渐成为广大硬件工程师所必需的设计器件,尤其适合于新产品的开发与小批量生产,因此深受广大工程技术人员的喜爱。

FPGA / CPLD、DSP和CPU被称为未来数字电路系统的三块基石,也是目前硬件设计研究的热点。与传统电路设计方法相比,FPGA / CPLD具有功能强大,开发过程投资小、周期短,可反复编程修改,保密性能好,开发工具智能化等特点,特别是随着电子工艺的不断改进,低成本FPGA / CPLD器件推陈出新,这一切促使FPGA / CPLD成为当今硬件设计的首选方式之一,被广泛应用于通信、仪器仪表、工业控制、信息处理等系统的设计与生产中。

而掌握可编程逻辑器件FPGA / CPLD的设计技术,则成为电子信息类专业技术人员的一项必备设计手段和技能。

Altera公司作为世界上最大的可编程逻辑器件供应商之一,不断地引领着世界上可编程器件领域的发展方向。

其主要产品从早期的MAX系列、FLEX系列、ACEX系列到现在流行的MAXII系列、Stm1ix系列、StratixII系列、Cy-elone系列、cycloneII系列等都有经典之作,非常有利于我们深入了解可编程器件。

而作为Altera公司新一代开发软件的Quar.tusII更是具备了强大的功能,使我们能够非常方便地开发可编程硬件系统。

故本书以Altera公司FPGA / CPLD产品及QuartusII开发平台为载体,全面介绍可编程器件原理、设计、应用等基本知识及技能。

本书主要内容有:第1章首先给出可编程逻辑器件的基本概念、结构特点,并对其常用的开发工具、开发流程加以说明;第2章介绍了VHDL语言的基本概念、语法规则及功能特点,并通过大量实例展示其应用技巧;第3章以Altera的Quartus 综合开发平台为例,介绍典型EDA开发软件的基本功能、用户界面、设计流程;第4~5章介绍了典型的组合逻辑及时序逻辑电路设计的基本方法及技巧;第6章简单介绍了GW48EDA实验系统的基本特点及使用方法,并结合实例给出了FPGA / CPLD硬软件应用与开发的基本知识及技能。

## <<FPGA/CPLD技术实用教程>>

### 内容概要

《FPGA/CPLD技术实用教程》从实际应用角度出发，以Ahera公司的FPGA / CPLD芯片及相关EDA软件为载体，由浅入深地介绍了基于FPGA / CPLD器件的应用系统软硬件设计相关知识与工程技巧；QuartusII开发工具软件的使用方法与开发技术；VHDL语言的语法结构和编程技巧以及常用组合与时序逻辑电路的设计方法。

《FPGA/CPLD技术实用教程》同时以康芯GW48EDA实验开发系统为例，简单介绍了应用开发的步骤与技巧。

《FPGA/CPLD技术实用教程》结构清晰、内容全面并且重点突出，基础知识与大量实例相结合，突出实用性和可操作性，略去了部分抽象冷僻的内容，重点放在基本概念和常用方法的讲解上。

《FPGA/CPLD技术实用教程》可作为高职院校电子信息、机电、通信、自动化、计算机等专业的教材或教学参考书使用，也可作为从事各类电子系统设计的广大工程技术人员的培训教材或实用工具书。

## &lt;&lt;FPGA/CPLD技术实用教程&gt;&gt;

## 书籍目录

第1章 可编程逻辑器件简介	1.1 可编程逻辑设计技术简介	1.1.1 可编程逻辑器件发展简史
1.1.2 可编程逻辑器件特点	1.1.3 可编程逻辑器件分类	1.1.4 主要可编程逻辑器件生产厂商及典型器件
1.2 FPGA / CPLD的基本结构	1.2.1 CPLD的基本结构	1.2.2 FPGA的基本结构
1.2.3 CPLD和FPGA的比较及选用	1.3 FPGA / CPLD的设计流程	1.4 FPGA / CPLD的开发工具 - EDA软件
1.4.1 设计输入工具	1.4.2 综合工具	1.4.3 仿真工具
1.4.4 实现与优化工具	1.4.5 后端辅助工具	1.4.6 验证调试工具
1.4.7 系统级设计环境	1.5 下一代可编程逻辑设计技术展望	1.5.1 下一代可编程逻辑器件硬件发展趋势
1.5.2 下一代EDA软件设计方法发展趋势	1.6 Ahera典型FPGA / CPLD的结构	1.6.1 Altera高密度FPGA
1.6.2 Altera低成本FPGA	1.6.3 Altera的CPLD器件	1.7 本章小结
1.8 习题第2章 VHDL硬件描述语言	2.1 VHDL概述	2.1.1 VHDL语言的特点
2.1.2 VHDL程序的一般结构	2.2 VHDL语言的程序结构	2.2.1 实体 (ENTITY)
2.2.2 结构体 (ARCHITECTURE)	2.2.3 库 (LIBRARY)	2.2.4 程序包 (PACKAGE)
2.2.5 配置 (CONFIGURATION)	2.3 VHDL语言的数据类型	2.3.1 VHDL的文字规则
2.3.2 VHDL的数据对象 (DataObject)	2.3.3 VHDL的数据类型 (Data Type)	2.3.4 VHDL的类型转换
2.4 VHDL的操作符 (Operator)	2.4.1 操作符的种类	2.4.2 操作符的优先级
2.4.3 逻辑操作符 (LogicalOperator)	2.4.4 关系操作符 (RelationalOperator)	2.4.5 算术操作符 (ArithmeticOperator)
2.5 VHDL的顺序语句 (SequentialStatement)	2.5.1 赋值语句	2.5.2 流程控制语句
2.5.3 等待语句 (WAIT)	2.5.4 子程序调用语句	2.5.5 返回语句 (RETURN)
2.5.6 空操作语句 (NULL)	2.5.7 其他顺序语句	2.6 VHDL的并行语句 (ConcurrentStatement)
2.6.1 块语句 (BlockStatement)	2.6.2 进程语句 (ProcessStatement)	2.6.3 并行过程调用语句 (ConcurrentProcedure)
2.6.4 并行信号赋值语句 (ConcurrentSignalAssignment)	2.6.5 元件例化语句 (ComponentInstantiation)	2.6.6 生成语句 (GenerateStatement)
2.7 本章小结	2.8 习题第3章 Quartus 软件及应用	3.1 Quartus 软件概述
3.1.1 Quartus 软件的功能简介	3.1.2 Quartus 软件的用户界面	3.2 基本设计流程
3.2.1 工程文件管理	3.2.2 创建Quartus 的工程	3.2.3 设计输入方式
3.2.4 基于图形编辑输入法的设计过程	3.2.5 基于文本编辑输入法的设计过程	3.3 SignalProbe及SignalTap 逻辑分析器
3.3.1 SignalProbe	3.3.2 SignalTap 逻辑分析器	3.4 本章小结
3.5 习题第4章 组合逻辑电路设计	第5章 时序逻辑电路设计	第6章 GW48 EDA实验系统使用方法简介

## 章节摘录

插图：1.1.1可编程逻辑器件发展简史 随着微电子设计技术与工艺的发展，数字集成电路由电子管、晶体管、中小规模集成电路、超大规模集成电路逐步发展到专用集成电路（ASIC，Application Specialized Integrated Circle）。

ASIC是指应特定用户要求和特定电子系统的需要而设计、制造的集成电路，其特点是面向特定用户的需求，品种多、批量少，要求设计和生产周期短。

作为集成电路技术与特定用户需求紧密结合的产物，ASIC与通用集成电路相比具有体积更小、功耗更低、性能更高、保密性更强等优点。

然而，ASIC器件也存在着改版投资大、灵活性差等缺陷，制约了它的应用范围。

ASIC的设计主要有全定制（full custom）设计方法和半定制（semi-custom）设计方法。

全定制方法是完全由设计师根据工艺要求，以尽可能高的速度、尽可能小的面积以及完全匹配的封装，独立地进行芯片设计。

这种方法虽然针对性强，有望达到最优的设计性能，但却需要花费大量的时间与人力来进行专业化设计，而且一旦需要修改内部设计，则将造成重大损失，故其设计成本相对较高，适合于大批量的ASIC芯片设计。

相比之下，半定制方法是一种基于已有库元件的约束性设计，可大大简化设计过程、缩短设计周期，并提高芯片的成品率，对于小规模设计生产和实验具有明显的优势。

目前，作为ASIC领域中的一种半定制方式，用可编程逻辑器件PLD（programmable Logic Device）来进行ASIC设计已得到广泛应用。

用户借助于特定的电子设计自动化（EDA，Electronic design automation）软件，即可在实验室内快速、方便地开发出功能独特的专用集成电路，并且还可以方便地实现加密和重新编程，从而大大加快硬件系统的设计速度、降低了设计成本、提高了系统的可靠性、灵活性和保密性。

可编程逻辑器件PLD的发展大致可分为4个阶段，即从20世纪70年代初到70年代中为第1阶段，20世纪70年代中到80年代中为第2阶段，20世纪80年代中到90年代末为第3阶段，20世纪90年代末到目前为第4阶段。

<<FPGA/CPLD技术实用教程>>

编辑推荐

《FPGA/CPLD技术实用教程》：高职高专系列教材

版权说明

本站所提供下载的PDF图书仅提供预览和简介，请支持正版图书。

更多资源请访问:<http://www.tushu007.com>