

<<电子设计自动化技术>>

图书基本信息

书名：<<电子设计自动化技术>>

13位ISBN编号：9787811147933

10位ISBN编号：7811147939

出版时间：2008-5

出版时间：电子科技大学出版社

作者：李平

页数：268

字数：420000

版权说明：本站所提供下载的PDF图书仅提供预览和简介，请支持正版图书。

更多资源请访问：<http://www.tushu007.com>

<<电子设计自动化技术>>

前言

电子设计自动化(EDA)方法的诞生和推广应用是20世纪90年代在数字电路设计方法上的一次革命性变革。

随着步入21世纪,我们已经进入了单片集成系统(SoC, System on a Chip)时代。

如果说电子管把人类带入了数字时代,那么晶体管就是固体化的电子管。

集成电路的思路是用10只晶体管卖1只晶体管的价格。

那么SoC的思路是什么?

SoC的思路就是把10颗大规模集成电路芯片(VLSI)当做一颗VLSI芯片销售。

其本质与集成电路的思想相同,即:通过扩大应用取得经济效益,伴随而来的是技术进步的巨大社会效益。

从某种意义上来说,SoC的出现,在学术和学科的影响已经大大超过了晶体管和集成电路。

在晶体管和集成电路时代,电子系统技术和晶体管/集成电路技术基本上是割裂的、不相关的。

而在SoC时代,人们不禁要问:SoC到底是S还是C?是学S还是学C? SoC模糊了电子系统与基础元器件的界线,S的进步意味着优秀的芯片设计的出现,而一颗新型芯片的诞生则宣告又一次电子系统的升级

。 EDA技术是进入SoC殿堂的钥匙,不管是学S还是学C,只有拥有这把钥匙,才能进入SoC的殿堂

。 什么是EDA技术?

简而言之,EDA技术就是利用EDA软件把描述电路与系统的语言自动地转换成电路,然后再把电路自动转换成芯片。

电路与系统的EDA设计力法是自顶向下的设计方法。

它从协议、标准等高层次和抽象的概念开始电路与系统的设计,并按层次从高到低的方法进行验证和管理,能够设计共享和重复使用。

这样大大提高了处理复杂电路与系统设计的能力,设计所需的周期也大幅度缩短。

<<电子设计自动化技术>>

内容概要

本书是编著者结合多年的电子设计自动化（EDA）教学实践和二十多年电子设计与芯片设计经验编著而成。

该教材具有线条清晰、深入浅出、易学易懂的特点，使读者能够较快地理解并掌握基于硬件描述语言VHDL的EDA设计方法。

本书的主要内容包括：EDA设计方法与技能、VHDL程序的结构及其描述方式、VHDL程序的编译与仿真、VHDL语言规则、VHDL的主要描述语句、VHDL的设计共享、组合逻辑电路设计、时序逻辑电路设计、逻辑系统的状态机设计、VHDL设计录入与仿真调试方法、VHDL的FPGA实现方法、VHDL的ASIC实现方法等。

本书适用于高等院校电子信息类专业的高年级本科生和研究生，也可供工程技术人员参考。

<<电子设计自动化技术>>

书籍目录

第一章 电子设计自动化 (EDA) 与硬件描述语言 (HDL) 1.1 TOP - DOWN设计方法 1.1.1 TOP - DOWN设计的主要阶段 1.1.2 TOP - DOWN设计方法的特点 1.1.3 TOP - DOWN设计方法的优势 1.1.4 FPGA / CPLD与ASIC两种物理实现 1.2 硬件描述语言 (HDL) 1.2.1 VHDL的特点 1.2.2 VHDL的应用及IP核 习题第二章 VHDL程序的结构及其描述方式 2.1 VHDL程序的结构 2.1.1 实体 (ENTITY) 2.1.2 构造体 (ARCHITECTURE) 2.1.3 VHDL程序的基本构成格式 2.2 VHDL描述方式 2.2.1 行为级 (Behavior Level) 描述 2.2.2 寄存器传输级 (RTL) 描述 2.2.3 结构级 (Structural Level) 描述 习题第三章 VHDL程序的编译与仿真 3.1 EDA仿真工具简介 3.2 VHDL程序的编译与仿真 习题第四章 VHDL语言规则 4.1 标识符 4.2 数据对象 4.2.1 信号 4.2.2 变量 4.2.3 常量申明 4.3 数据类型 4.3.1 标准数据类型 4.3.2 用户自定义数据类型 4.3.3 用户自定义子类型 4.3.4 数据类型转换 4.4 操作符 习题第五章 VHDL的主要描述语句 5.1 概述 5.2 并行信号赋值语句 5.3 进程 (PROCESS) 5.3.1 显式进程 5.3.2 隐式进程 5.3.3 进程的执行 5.4 顺序描述语句 5.4.1 IF语句 5.4.2 CASE语句 5.4.3 LOOP循环语句 5.5 子程序 (SUB.PROGRAM) 5.5.1 函数 (FUNCTION) 5.5.2 过程 (PROCEDURE) 5.6 块 (BLOCK) 5.7 断言语句 (ASSERT) 5.8 元件语句 (COMPONENT) 5.8.1 元件申明 5.8.2 元件调用 5.8.3 元件配置 5.9 生成语句 (GENERATE) 5.9.1 FOR - GENERATE语句 5.9.2 I - GENERATE语句 习题第六章 VHDL的设计共享 6.1 程序包 (PACKAGE) 6.2 库 (LIBRARY) 6.3 配置 (CONFIGURATION) 6.3.1 实体与构造体的连接配置 6.3.2 层与层的连接配置 习题第七章 组合逻辑电路设计 7.1 组合逻辑电路第八章 时序逻辑电路设计第九章 VHDL逻辑系统的状态机设计第十章 VHDL设计录入与仿真调试方法第十一章 VHDL的FPGA实现第十二章 VHDL的ASIC实现附录A 《电子设计自动化技术》课程测试题附录B 历年试题附录C 全国EDA大赛试题集锦附录D VHDL保留字附录E EDA工具软件一览表附录F 部分FPGA厂家名录

<<电子设计自动化技术>>

章节摘录

第一章 电子设计自动化(EDA)与硬件描述语言(HDL) 通过本章学习,理解什么是正向设计方法, HDL在EDA设计中的作用, VHDL的特点, VHDL的应用; 应当形成这样的概念: VHDL是EDA设计的基础, 学习VHDL的目的是掌握一种电路与系统设计的先进设计方法。

1.1 TOP-DOWN设计方法 电子设计自动化(EDA)一般采用自顶向下 (TOP-DOWN)的设计方法, 通常也称为正向设计, 它是针对传统的自底向上(BOTTOM-UP)的设计方法而提出来的。

自底向上的设计方法是从已存在的单元出发进行电路或系统设计。

例如, 对已有的芯片进行解剖、照相、逻辑提取、仿真验证并最后照原样绘制版图。

这种方法对模拟集成电路和较小规模数字电路设计, 不失为一种可行的办法。

而且这种方法对于学习别人的成功经验, 特别是在集成电路布局布线方面的经验有一定的好处。

但是, 随着集成电路规模的扩大, 特别是对于深亚微米5层以上金属布线的超大规模集成电路, 这种方法正在失去其效能。

一方面, 由于对集成电路芯片进行解剖、分析的难度和成本越来越高; 另一方面, 解剖、分析失败的风险也愈来愈大。

随着我国集成电路布局布线保护条例的实施, 这种方法还会在形成产品时遇到知识产权方面的问题。

<<电子设计自动化技术>>

版权说明

本站所提供下载的PDF图书仅提供预览和简介，请支持正版图书。

更多资源请访问:<http://www.tushu007.com>