<<开源软核处理器OpenRisc的SO>>

图书基本信息

书名：<<开源软核处理器OpenRisc的SOPC设计>>

13位ISBN编号：9787811241952

10位ISBN编号：7811241951

出版时间：2008-3

出版时间：北京航空航天大学出版社

作者：徐敏 等 著

页数：246

<<开源软核处理器OpenRisc的SO>>

内容概要

片上可编程系统（System On Programmable Chip，SOPC）已经成为嵌入式系统的发展方向。《开源软核处理器OpenRisc的SOPC设计》介绍基于源代码开放的OpenRisc1200（以下简称OR1200）软核处理器的SOPC设计方法。

《开源软核处理器OpenRisc的SOPC设计》分为两部分，第一部分介绍OR1200软核处理器的架构和配置、Wishbone总线的标准及OR1200软核处理器软硬件开发环境的建立；第二部分以具体实例说明如何使用OR1200软核处理器完成嵌入式设计，其中包括：调试接口的实现、OR1200控制片内存储器和I／O、串口、SDRAM、外部总线、以太网、LCD及SRAM；另外还介绍如何在OR1200上运行嵌入式Linux，并针对第二部分给出部分源代码。

《开源软核处理器OpenRisc的SOPC设计》适合对SOPC或OR1200软核处理器感兴趣的初学者使用，也可作为嵌入式系统设计人员的自学用书，或作为相关专业研究生的教材和教师的教学参考书。

<<开源软核处理器OpenRisc的SO>>

书籍目录

学科研平台参考文献

章节摘录

第1章　SOPC及常用软核处理器概述　　SoC（System on Chip）称为片上系统，它是指将一个完整的产品的功能集成在一个芯片上，SoC中包括微处理器、DSP、存储器（ROM、RAM、Flash等）、总线以及I／O，甚至可以包括AD／DA、锁相环等。
集成电路和系统达到什么程度才算是SoC，并没有严格的规定。
片上使用IP（Intellectual Property）核是构建SoC的重要步骤，IP核即知识产权核或者知识产权模块，IP核在功能上已经设计并得到验证，而且可以重复使用。
当要推出新产品时，SoC开发人员可以将原来使用过的IP核移植到新的系统中，或者只修改一小部分电路就可以满足新的设计要求；利用IP核的重复使用可以缩短新产品的开发周期，降低开发难度。
例如，ARM公司的Risc架构的ARM、IBM公司的PowerPC、MIPS公司的MIPS核、Fresscale公司的MCore等，这些需要交付一定的授权费；还有一些IP核是开源的，可免费使用。
　　对于经过验证又可批量应用的系统芯片，可以做成专用集成电路（ASIC）而大量生产。
而对于小批量应用就面临着高投资、高风险，这样无法被中小企业、研究所以及大专高校等采用。
在这样的情况下，Altera公司于2000年首先提出了SOPC的概念。
SOPC是基于FPGA的可重构的SoC，嵌入在FPGA芯片上的系统组件，如微处理器、ROM／RAM、总线、I／0等模块，都可以根据设计需要进行灵活的修改，因此，SOPC是灵活的、高效的SoC解决方案。
工程师们可以自由地发挥想象力，开发出更具特色的嵌入式产品。

版权说明