

<<VHDL与数字电路设计>>

图书基本信息

书名：<<VHDL与数字电路设计>>

13位ISBN编号：9787811301212

10位ISBN编号：7811301210

出版时间：1970-1

出版时间：江苏大学出版社

作者：王俭，刘传洋，谷慧娟 著

页数：193

版权说明：本站所提供下载的PDF图书仅提供预览和简介，请支持正版图书。

更多资源请访问：<http://www.tushu007.com>

<<VHDL与数字电路设计>>

前言

随着半导体技术和专用集成电路（ASIC）设计技术的快速发展，可编程逻辑器件（PLD）技术日趋成熟、计算机辅助设计（CAD）技术和硬件描述语言（HDL）的日益完善，数字系统的设计可以直接面向用户的需求，根据系统的行为和功能要求，自上而下地完成电路在不同抽象层次下的描述、综合、优化、仿真与验证，直至具体电路的生成实现。

在现代数字系统设计方式下，设计人员的主要任务已成为：把由文字说明的系统功能转化为逻辑描述（即算法），进而采用一定的描述工具（如VHDL语言等）建立系统描述模型，采用相应的软件开发平台设计并仿真数字系统，最后选择适当的PLD器件加以实现。

现代数字系统设计的关键已经变为设计平台的选择与搭建。

设计包括硬件平台和软件平台，硬件平台包括硬件实现方式如ASIC模式和PLD模式；而软件平台包括电路描述 / 编辑环境、综合工具、仿真与验证工具、单元库与IP等等，通常软件平台是和硬件平台相对应的。

在PLD技术日趋成熟的今天，PLD内部资源不断增加、成本不断降低、开发设计的标准化程度不断提高，其应用场合也逐渐由高端、专用领域发展到涉及电子信息技术的所有领域。

硬件描述语言的发展已有几十年的历史，并已成功地应用到了数字系统的仿真、验证和设计综合等方面，对系统设计迈向电子设计自动化（EDA）阶段起到了极大的推动作用，尤其是20世纪80年代后期由美国国防部开发的VHDL语言，具有标准性好的特点，可以面向不同层次的设计，因而被IEEE标准化（1987年定为IEEE Standard1076-1987标准，1993年修订为ANSI / IEEE Standard1076-1993标准）。

目前所有的EDA工具均支持VHDL语言。

<<VHDL与数字电路设计>>

内容概要

《VHDL与数字电路设计》系统介绍涉及数字系统设计的多方面原理、技术及应用。主要内容有数字系统的基本设计思想、设计方法和设计步骤，VHDL硬件描述语言，PLD的结构、原理与分类，数字系统设计开发软件平台Quartus 及其使用，常用数字电路的设计方案等；涵盖现代数字系统设计完整过程的三个支撑方面；硬件描述语言、器件、软件开发平台。

<<VHDL与数字电路设计>>

书籍目录

Chapter 1 Developing Digital System

1.1 Digital Systems and Analog Systems

1.2 Two Methods of Digital Circuit Design

1.2.1 Traditional Method——Using Standard Logic Devices

1.2.2 Modern Method——Using Programmable Logic Devices

1.3 Introduction of Programmable Logic Devices

1.3.1 Early Programmable Logic Devices

1.3.2 Today's Programmable Logic Devices

1.4 Computer-aided Design of Logic Circuits on PLD

1.5 Digital Circuit Design Hierarchy

1.5.1 The System and Register Levels

1.5.2 The Gate Level

1.5.3 Transistor and Physical Design Levels

1.5.4 Top-down Modular Design

1.6 Design of PLD

1.6.1 The Design Cycle

1.6.2 Digital Circuit Modeling

1.6.3 Design Synthesis and Capture Tools

1.6.4 Logic Simulation

1.6.5 Libraries and IP Core

PROBLEMS

Chapter 2 Programmable Logic Devices

2.1 Semicustom Logic Devices

2.2 Programmable Logic Arrays

2.2.1 Two-level AND-OR Arrays

2.2.2 PLA Circuit Structures

2.2.3 Realizing Logic Functions with PLAs

2.2.4 Output Polarity Options

2.3 Programmable Array Logic

2.3.1 PAL Circuit Structures

2.3.2 Realizing Logic Functions with PALs

2.3.3 Bidirectional Pins and Feedback Lines

2.3.4 Programmable Logic Macrocells

2.4 Complex Programmable Logic Devices (CPLDs)

2.5 Field-Programmable Gate Arrays

2.5.1 Programmable Gate Arrays

2.5.2 Logic Cell Arrays

2.5.3 Interconnections

PROBLEMS

Chapter 3 VHDL——A Programming Language

3.1 VHDL Design Entity

3.1.1 Entity Declaration

3.1.2 Architecture

3.2 Package

3.3 Using Subcircuits

3.4 Data Objects

3.4.1 Data Object Names

3.4.2 Data Object Values and Numbers

3.5 Signal Data Objects

3.5.1 BIT and BIT_VECTOR Types

3.5.2 STD_LOGIC and STD_LOGIC_VECTOR Types

3.5.3 SIGNED and UNSIGNED Types

3.5.4 INTEGER Type

3.5.5 BOOLEAN Type

3.6 CONSTANT and VARIABLE Data Objects

3.6.1 CONSTANT Type

3.6.2 VARIABLE Type

3.7 Type Conversion

3.8 Operators

3.9 Concurrent Assignment Statements

3.9.1 Simple Signal Assignment

3.9.2 Selected Signal Assignment

3.9.3 Conditional Signal Assignment

3.10 Sequential Assignment Statements

3.10.1 IF Statement

3.10.2 CASE Statement

3.10.3 LOOP Statements

3.10.4 PROCESS Statement

3.10.5 Statement Ordering

3.10.6 Using a VARIABLE in a Process

3.11 Three Other Statements

3.11.1 GENERATE Statement

3.11.2 Defining an Entity with GENERICS

3.11.3 Using Subcircuits with GENERIC Parameters

PROBLEMS

Chapter 4 Using VHDL for Describing Logic Circuits

4.1 Describing Combinational Circuits

4.1.1 VHDL Code of Multiplexer

4.1.2 VHDL Code of Decoder

4.1.3 VHDL Code of Encoder

4.1.4 VHDL Code of Comparator

4.1.5 VHDL Code of an Arithmetic Logic Unit

4.2 Designing Sequential Circuits

4.2.1 Implied Memory

4.2.2 VHDL of Latches

4.2.3 VHDL Code of Flip-Flops

4.2.4 VHDL Code of Registers

4.2.5 VHDL Code of Counters

4.3 State-Machine Design for VHDL

4.3.1 Introduction

4.3.2 Basic HDL Coding

4.3.3 State Assignment

4.3.4 Coding State Transitions

PROBLEMS

Chapter 5 VHDL Design Using Quartus

5.1 Typical CAD Flow

5.2 Getting Started

5.3 Starting a New Project

5.4 Design Entry Using VHDL Code

5.4.1 Using the Quartus I1 Text Editor

5.4.2 Using VHDL Templates

5.4.3 Adding Design Files to a Project

5.5 Compiling the Designed Circuit

5.6 Pin Assignment

5.7 Simulating the Designed Circuit

5.7.1 Creating the Waveforms

5.7.2 Performing the Simulation

5.7.3 Functional Simulation

5.7.4 Timing Simulation

5.8 Programming and Configuring the CPLD Device

5.9 Testing the Designed Circuit

PROBLEMS

Chapter 6 Experiments

6.1 Designing a Counting Clock

6.1.1 Functions

6.1.2 Preparations

6.1.3 Module Specification and Pin Signal Definitions

6.1.4 VHDL Source Codes

6.2 Designing a Digital Frequency Meter

6.2.1 Functions Requirements

6.2.2 Preparations

6.2.3 VHDL Source Codes

6.3 Designing an A/D Sampling Controller

6.3.1 Functions Requirements

6.3.2 Preparations

6.3.3 VHDL Source Codes

Glossary

References

Appendix Internet Web Sites

<<VHDL与数字电路设计>>

章节摘录

插图：

<<VHDL与数字电路设计>>

编辑推荐

《VHDL与数字电路设计》可作为普通本科和高职高专的电子、通信、控制类专业学生的专业基础课教材，尤其适合双语教学中的学生使用，同时也可作为从事电子系统开发设计的技术人员的参考书。

<<VHDL与数字电路设计>>

版权说明

本站所提供下载的PDF图书仅提供预览和简介，请支持正版图书。

更多资源请访问:<http://www.tushu007.com>